

Allgemeines

Die Standard-Parallel-Schnittstelle (auch Centronics-Schnittstelle genannt) des PCs ist normalerweise nur für die Ausgabe von Daten vorgesehen, d. h. der Datenfluß verläuft nur in eine Richtung (hier: vom PC zum Peripheriegerät). Diese unidirektionale Arbeitsweise wurde von ELV nun ergänzt. Die hier vorgestellte bidirektional arbeitende Parallel-Schnittstelle ermöglicht sowohl die allgemein bekannte Datenausgabe über die Standard-Schnittstelle zum Drucker als auch zusätzlich das sehr schnelle parallele Einlesen von Daten als neues Feature.

Für zahlreiche Anwendungen, wie z. B. beim Einsatz des ELV-Video-Digitizers VD 7000, ist für ein komfortables Arbeiten das schnelle Einlesen großer Datenmengen erforderlich. Eine Seriell-Schnittstelle (V 24) ist dazu nur eingeschränkt geeignet, da einzelne Bits nur nacheinander und damit entsprechend langsam übertragen werden können. Ein paralleler Datenaustausch hingegen ist ganz erheblich schneller.

Die nachfolgend vorgestellte PC-Einsteckkarte verhält sich bei richtig eingestellter I/O-Ansprechadresse genauso wie eine "normale" Parallel-Schnittstelle, wie

Bild 1: Blockschaltbild der bidirektionalen Parallelschnittstelle

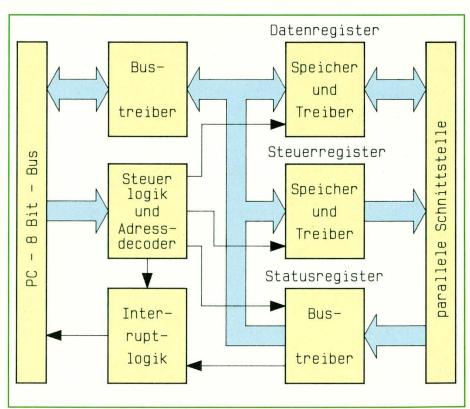
sie zur Ansteuerung handelsüblicher Drucker eingesetzt wird. Diese neue bidirektional arbeitende Centronics-Schnittstelle kann in herkömmlicher Weise auch zum Ausdrucken von Daten genutzt werden. Zusätzlich eröffnet sie jedoch die Möglichkeit, Daten von angeschlossenen Geräten zu übernehmen, die diese über die 8 Bit-Datenleitungen übertragen. Die I/O-Ansprechadresse ist dabei in weiten Bereichen einstellbar, so daß diese neue PC-Einsteckkarte auch als zusätzlicher Schnittstellentreiber verwendbar ist.

Blockschaltbild

Abbildung 1 zeigt das Blockschaltbild der bidirektionalen Parallel-Schnittstelle. Vom PC-Bus (links im Bild) werden die 8 Datenleitungen über den bidirektionalen Bustreiber zum internen Datenbus gepuffert. An diesem internen Bus sind die Speicher und Treiber für die Daten-, Steuerund Status-Register angeschlossen. Die Speicher und Treiber werden wiederum von der gemeinsamen Steuer- und Adreß-Decodierlogik, die am PC-Bus angeschlossen ist, angesteuert. Auch die Freigabe der Interrupt-Logik zählt zu den Aufgaben dieser Einheit.

Parallel-Schnittstelle im PC

Ein PC kann im Normalfall bis zu 3 Parallel-Schnittstellen verwalten. Hierfür sind entsprechende I/O-Basisadressen vorgesehen. Tabelle 1 zeigt die Standard-Basisadressen für die 3 Parallel-Schnitt-



stellen. PCs, die mit einer Monochrombzw. Hercules-Karte ausgestattet sind, besitzen dabei eine geringfügig andere Verteilung der Basisadressen. Dies rührt daher, daß auf den meisten Monochrom-Karten bereits eine Parallel-Schnittstelle implementiert ist und diese im allgemeinen die Basisadresse 03BCH besitzt.

Computer mit einer Farbgrafik-Karte adressieren in den meisten Fällen ihre erste Parallel-Schnittstelle ab der Adresse 0378H, und die darauffolgenden Adressen verschieben sich entsprechend.

Die hier beschriebene neue Parallel-Schnittstellen-Karte kann entweder auf eine der vorstehend genannten Adressen eingestellt werden oder auch auf eine fast beliebige andere I/O-Adresse, sofern diese nicht bereits durch eine andere PC-Einsteckkarte belegt ist.

Tabelle 2 zeigt die Belegung der I/O-Adressen. Wie daraus ersichtlich ist, benötigt unsere bidirektionale Centronics-Karte nur 3 I/O-Adressen, wobei die vierte aus adreßdecodiertechnischen Gründen zwar mitdecodiert, aber nicht genutzt wird.

Herkömmliche Parallel-Schnittstellen-Karten belegen hingegen 8 I/O-Adressen, wobei dies aus einer nicht vollständigen Adreß-Decodierung (A 2 nicht berücksichtigt) herrührt. Hierdurch werden dann 8 I/O-Adreß-Bytes belegt. Im praktischen Gebrauch ist dies jedoch unproblematisch.

Der 8-Bit-Datenbus ist, wie eingangs

bereits erwähnt, bei herkömmlichen Parallel-Schnittstellen-Karten nur für die Ausgabe vorgesehen. Wird auf die Basisadresse ein Datum geschrieben und dieses über die gleiche Basisadresse anschließend gelesen, so erhält man den gleichen Inhalt zurück.

Ist die vorliegende bidirektionale Centronics-Schnittstellen-Karte auf Eingabe geschaltet, so ist nur das Lesen von der Basisadresse sinnvoll, während das Schreiben in dieser Betriebsart auf die gleiche Adresse keinerlei Auswirkungen hat.

Über die I/O-Basisadresse +1 läßt sich das Statusregister der Parallel-Schnittstelle auslesen. Das Steuerregister ist über die Basisadresse +2 ansprechbar. Nachdem es beschrieben wurde, ist zu Kontrollzwekken auch ein Zurücklesen möglich. Die Basisadresse +3 ist, wie bereits erwähnt, nicht belegt.

Abbildung 2 zeigt den typischen Timing-Verlauf bei der Datenübertragung über die Parallel-Schnittstelle zum angeschlossenen Drucker. Zunächst werden am Da-

	Tabelle 1:				
Aufteilung der Basisadressen je nach verwendeter Grafikkarte					
Basis- adresse für	PC mit MDA/ Hercules-Karte				
LPT 1: LPT 2: LPT 3:	03BCH 0378H 0278H	0378H 0278H -			

Tabelle 2: Belegung der I/O-Adressen				
I/O-Adresse	lesen	schreiben		
Basis +0 Basis +1 Basis +2 Basis +3	Datenwort 8 Bit Statusregister Bit 3-7 Steuerregister Bit 0-5	Datenwort 8 Bit - Statusregister Bit 0-5 -		

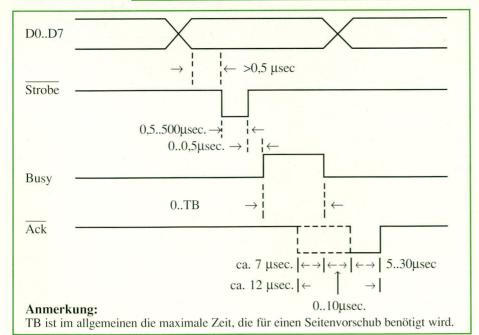


Bild 2: Timing der Parallelschnittstelle bei der Übertragung eines Bytes

ten-Bus die 8 Datenleitungen D 0 bis D 7 angelegt. Nun gibt der PC einen kurzen Strobe-Impuls aus, und der Drucker setzt anschließend seine Busy-Leitung auf aktiv. Dieser Zustand bleibt solange erhalten, bis der Drucker bereit ist, weitere Daten zu empfangen. Natürlich darf der PC in dieser Zeit solange keine weiteren Aktionen über die Parallel-Schnittstelle vornehmen.

Zusätzlich setzt der angeschlossene Drucker für einen kurzen Zeitraum seine ACK-Leitung auf Aktiv-Pegel, sobald die anliegenden Daten übernommen wurden.

Tabelle 3: Anschlußbelegung der parallelen Schnittstelle am PC (25pol) und am Drucker (36pol)

(Zopoi) una um Bracker (copo.)					
Leitung	Sub-D 25pol. PIN Nr.	Centronics 36pol. PIN Nr.			
Strobe	1	1			
D0	2	2			
D1	3	3			
D2	4	4			
D3	5	5			
D4	6	6			
D5	7	7			
D6	8	8			
D7	9	9			
ĀCK	10	10			
Busy	11	11			
PE	12	12			
Online					
(Select)	13	13			
AutoLF	14	14			
ERROR	15	32			
Init/Reset	16	31			
Select In	17	36			
OVGND	18-25	19-30			

Zu welchem Zeitpunkt genau diese ACK-Anforderung aktiviert wird, hängt jeweils vom angeschlossenen Druckertyp ab.

Tabelle 3 zeigt die Anschlußbelegung der Parallel-Schnittstelle, wie diese an der 25poligen Sub-D-Buchse am PC vorhanden ist bzw. die Belegung des Centronics-Steckverbinders am Drucker. Üblicherweise sind entsprechende Druckerkabel, wie in der genannten Tabelle dargestellt, verdrahtet.

Tabelle 4 zeigt die Bedeutung der einzelnen Bits des Status-Bytes.

Bit D 0, D 1 und D 2 haben hier keine Bedeutung, während die Bits D 3 bis D 7 die aufgeführten Informationen enthalten. Anzumerken ist dabei, daß die Pegel der Bits D 3 bis D 6 exakt dem Pegel am Sub-Steckverbinder entsprechen, d. h. wenn der betreffende Pin am Steckerverbinder Low-Potential führt, so wird für dieses Bit eine logische 0 ausgelesen. Eine Ausnahme bildet in diesem Fall das Bit D 7 für die

	Tabelle 4: Bedeutung der einzelnen Statusbits					
Bit	Bezeichnung	Abkür- zung	Default	Inver- tierung	Bedeutung an der Schnittstelle 0: 1:	
02	-	-	_	_	nicht genutzt	nicht genutzt
3	ERROR	ERR	1	nein	Druckerfehler	kein Fehler
4	Online (Select)	SLCT	1	nein	Drucker Offline (nicht bereit)	Drucker Online (bereit)
5	Paper Empty	PE	0	nein	kein Fehler	Papier zu Ende
6	Acknowledge	ACK	1	nein	Zeichenanforderung	inaktiv
7	Busy	Busy	0	ja	Datenübertragung erlaubt Drucker ist bereit	Datenübertragung nicht erlaubt Drucker ist beschäftigt

	Tabelle 5: Bedeutung der einzelnen Steuerbits					
Bit	Bezeichnung	Abkür- zung	Default	Inver- tierung	Bedeutung an der Schnittstelle 0: 1:	
0	Strobe	Strb	0	ja	aktiv	passiv
1	Auto- Linefeed	AutoLF	0	ja	mit automatischem Zeilenvorschub	ohne automati- schen Zeilenvors.
2	Init	Init	1	nein	Initialisierung des Druckers	passiv
3	Select	Slct	0	ja	Deselect Drucker	Select Drucker
4	enable IRQ	enIRQ	0	nein	Interrupt-Disable	Interrupt-Enable
5	enable Output	enOUT	0	nein	Ausgabe freigeben	Daten einlesen
6,7		-	_	-	nicht genutzt	nicht genutzt

Busy-Leitung, welche hardwaremäßig invertiert wird. Liegt also am Bit D 7 am Steckverbinder ein High-Potential an, wird dies als Logisch-O-Pegel gewertet.

Tabelle 5 zeigt die Bedeutung der einzelnen Bits des Steuerregisters. Dieses Register kann sowohl beschrieben als auch ausgelesen werden. Nach dem Reset des PCs befinden sich alle Bits auf Low-Potential. Hieraus ergibt sich, daß beim Lesen dieses Registers ebenfalls alle Bits den Wert 0 besitzen. Schnittstellenseitig sind die Bits D 0, D 1 und D 3 jeweils invertiert.

Nachdem wir uns ausführlich mit der Theorie dieser neuen bidirektionalen Centronics-Schnittstelle befaßt haben, wenden wir uns nachfolgend der Schaltung zu.

Schaltung

In Abbildung 3 ist die komplette Schaltung der bidirektionalen Centronics-Schnittstelle dargestellt. Auf den ersten Blick vielleicht etwas komplex anzuschauen, ist die Schaltung letztendlich doch recht übersichtlich gegliedert und ausgeführt. Durch entsprechende Integrationstechniken sind für den praktischen Aufbau nur eine Handvoll Komponenten erforder-

lich, die zudem überwiegend recht preiswert sind. Der Bus-Treiber IC 1 des Typs 74LS245 stellt das Bindeglied zwischen dem internen und dem PC-Datenbus dar. Am internen Datenbus sind die Zwischenspeicher IC 6 und IC 8 sowie die Bustreiber IC 7, 9, 10 A, 10 B und IC 10 D angeschlossen. Der Zwischenspeicher IC 6 des Typs 74LS374 speichert den Inhalt der 8 Daten-Bits. Diese Information steht direkt am Sub-D-Steckverbinder an.

Über die Steuerleitung Pin 1 \overline{OC} kann nun der Zwischenspeicher ausgangsseitig in den Tristate-Zustand geschaltet werden. Hierdurch ist es möglich, über die 8 Daten-Bits vom Steckverbinder und dem Bus-Treiber IC 7 des Typs 74LS275 den Inhalt der am Steckverbinder anliegenden Daten zu lesen.

Die Kondensatoren C 1 bis C 8 dienen zur Unterdrückung eventueller Spannungsspitzen auf den Datenleitungen der Parallel-Schnittstelle. Das Widerstandsnetzwerk R 1, R 2 sorgt für einen definierten Pegel, wenn sich die Karte im Lesemodus befindet und an der Schnittstelle kein Peripherie-Gerät angeschlossen ist.

Die Ausgangsdaten des Steuerregisters IC 8 des Typs 74LS273 werden beim Zurücksetzen des Computers über die Reset-

Leitung definiert auf Low-Pegel gesetzt. Hierüber werden die Steuerleitung Strobe, Auto-LF, INIT und Select angesteuert. Die Inverter-Treiber IC 12 A, B, C, D sind als Open-Kollektor-Treiber ausgeführt, so daß diese Leitungen auch extern auf Low-Pegel gezogen werden dürfen. Für einen definierten Pegel sorgt in diesem Zusammenhang das Widerstandsnetzwerk R 2. Das Ausgangs-Bit D 4 dieses Zwischenspeichers wird direkt intern weiterverschaltet und steuert über den Inverter IC 3 B den Tristate-Treiber IC 10 Cdes Typs 74LS125 an. Die Freigabe des Zwischenspeichers IC 6 wird über das Ausgangs-Bit D 5 gesteuert.

Die vorstehend genannten 6 Steuerleitungen können über IC 9 A, 10 A, B entsprechend zurückgelesen werden. Über die Bus-Treiber IC 9 B und IC 10 D erfolgt die Pufferung der Statusinformationen der Statusleitungen Error, Online, Paper empty, Acknowledge sowie der Busy-Leitung. Der Pegel der Steuerleitung ACK wird über den Inverter bzw. den Treiber IC 12 E und IC 10 C den Brücken J 1 bis J 4 zugeführt. Eine dieser Brücken kann nun über einen Jumper geschlossen werden, wodurch dann bei jeder Aktivierung der ACK-Leitung ein Interrupt auf die entsprechende IRQ-Leitung ausgelöst wird.

Der Adreß-Decoder ist im wesentlichen mit dem 8-Bit-Vergleicher IC 2 des Typs 74LS688 und dem Multiplexer IC 5 des Typs 74LS139 aufgebaut. Der Ausgang Pin 19 des IC 2 wechselt nur dann auf Aktiv-Low-Pegel, wenn die anliegenden Adressen A 2 bis A 9 exakt mit denen am DIL-Schalter S 1 eingestellten Adressen übereinstimmen. Ist dann zusätzlich eine der I/O-Lese- bzw. Schreibleitung IORC bzw. IOWC aktiv, wird in Verbindung mit den Gattern IC 4 A, B, D der Multiplexer IC 5 A, B aktiviert. Für den Lesezugriff ist IC 5 A und für den Schreibzugriff IC 5 B zuständig. In Abhängigkeit vom Zustand der Adreßleitungen A 0 und A 1 wechselt dann einer der Ausgänge Q 0 bis Q 3 für die Zeitspanne des Zugriffs auf Low-Pegel. Hierdurch werden bei einem Lesezugriff die Daten vom Daten-, Status- oder Steuerregister gelesen und bei einem Schreibzugriff in das Daten- bzw. Steuerregister gesetzt.

Damit ist die Schaltungsbeschreibung soweit abgeschlossen und wir können uns der praktischen Realisierung zuwenden.

Nachbau

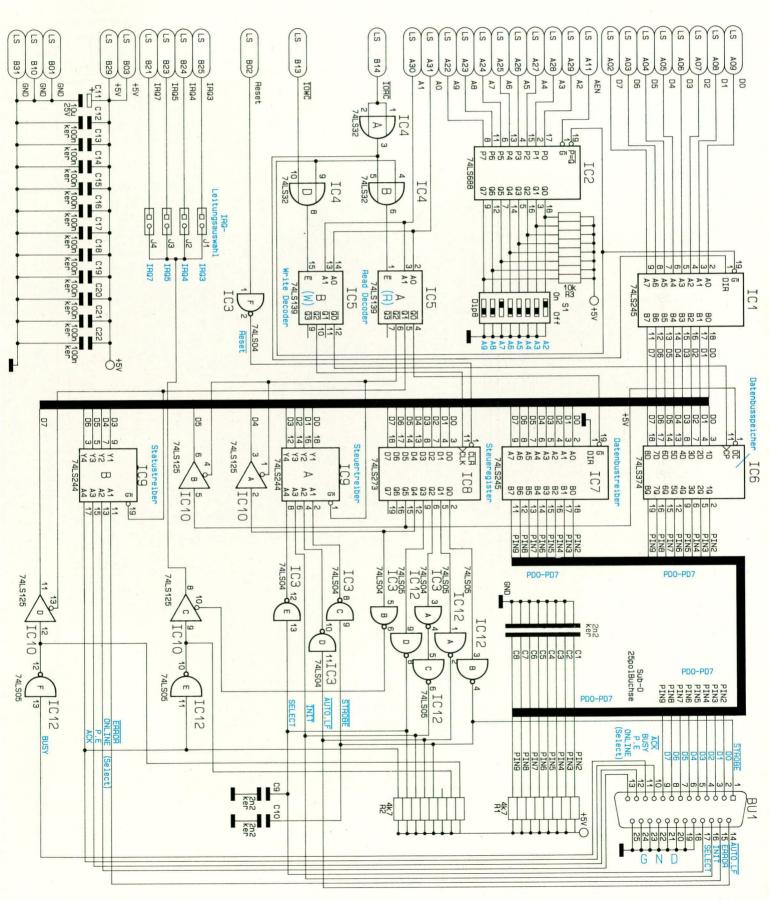
Der Aufbau der Schaltung ist vergleichsweise einfach möglich, zumal keinerlei Brücken vorhanden sind. Die 11 aktiven und die restlichen passiven Bauteile sind auf einer 85 x 115 mm großen doppelseitigen durchkontaktierten Platine

in übersichtlicher Weise angeordnet.

Anhand des Bestückungsplanes empfiehlt es sich, zunächst die 21 Keramik-Kondensatoren gefolgt von dem Elko sowie den 3 Widerstandsnetzwerken auf die

Bild 3: Komplettes Schaltbild der ELV-bidirektionalen Centronics-Schnittstelle

Platine zu setzen und auf der Platinenunterseite zu verlöten. Anschließend sind die beiden Lötstifte, das Jumper-Steckfeld sowie der 8polige DIP-Schalter und die 11 ICs einzubauen. Zuletzt wird der 25polige



Sub-D-Steckverbinder eingesetzt und verlötet. An diesem Steckverbinder wird anschließend auch das Slot-Abdeckblech zum Einsetzen in die PC-Rückwand angeschraubt. Damit ist der Aufbau bereits abgeschlossen und wir wenden uns der Inbetriebnahme zu.

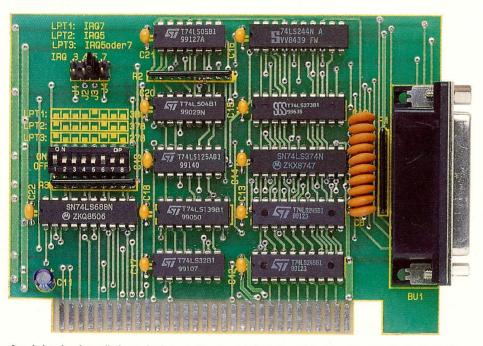
Inbetriebnahme

Nachdem die Bestückung und der gesamte Aufbau dieser PC-Einsteckkarte nochmals sorgfältig geprüft wurde, kommen wir zur Einstellung der gewünschten I/O-Ansprechadresse mit Hilfe des DIP- Schalters. Hierzu sind auf dem Bestükkungsplan bereits die Schalterstellungen für die 3 Standard-Schnittstellenadressen 03BCH, 0378H und 0278H abgedruckt. Soll diese Karte z. B. für den Video-Digitalisierer VD 7000 eingesetzt werden, ist natürlich auch eine nahezu beliebige andere Adresse einstellbar, wobei allerdings darauf zu achten ist, daß diese nicht bereits durch vorhandene I/O-Karten belegt ist.

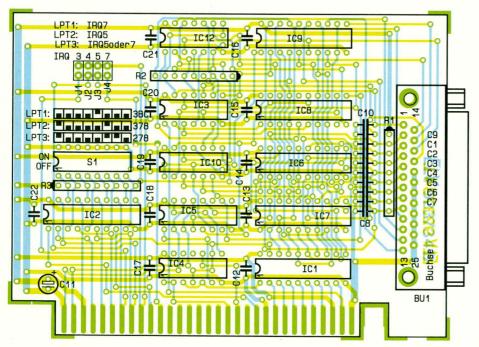
Zum Abschluß wird noch einer der Jumper J 1 bis J 4 für die Interrupt-Anforderung gesetzt. Für den Betrieb mit dem Video-Digitizer VD 7000 ist allerdings keine Interrupt-Leitung erforderlich.

Soll die Karte als erste Drucker-Schnittstelle (LPT 1) Einsatz finden, empfiehlt es sich, die Interrupt-Leitung IRQ 7 zu nutzen, während für die zweite Drucker-Schnittstelle LPT 2 IRQ 5 zu nutzen ist. Die IRQ-Leitungen 3 und 4 sind normalerweise für die seriellen Schnittstellen vorgesehen. Werden diese dafür nicht genutzt, so besteht auch die Möglichkeit, eine dieser Interrupt-Leitungen für die Parallel-Schnittstelle zu belegen.

Eine Überprüfung und Inbetriebnahme der Karte kann mit dem Anwenderprogramm, welches dann mit der entsprechenden Hardware verbunden ist, erfolgen.



Ansicht der bestückten Leiterplatte der bidirektionalen Centronics-Schnittstelle



Bestückungsplan der bidirektionalen Centronics-Schnittstelle

Stückliste: Bidirektionale Centronics-Schnittstelle

Gonti Gines Gonnittotene
Widerstände $4,7k\Omega$ SIL-ArrayR 1, R 2 $10k\Omega$ SIL-ArrayR 3
Kondensatoren 2,2nF/ker
Halbleiter 74LS688 IC 2 74LS374 IC 6 74LS273 IC 8 74LS245 IC 1, IC 7 74LS244 IC 9 74LS139 IC 5 74LS125 IC 10 74LS32 IC 4 74LS05 IC 12 74LS04 IC 3
Sonstiges Mini-DIP-Schalter, 8polig S 1 SUB-D-Buchsenleiste, 25polig, 90° abgewinkelt für Printmontage, mit Befestigungsbolzen BU 1 1 Stiftleiste, 2 x 4polig 1 Jumper 1 Slotblech

Eine weitere Testmöglichkeit besteht darin, diese Schnittstelle als normale Standard-Drucker-Schnittstelle zu nutzen. Dazu ist die I/O-Adresse auf die erste freie Drukker-Schnittstelle einzustellen. Der Computer erkennt diese Schnittstelle automatisch, sofern die Karte fehlerfrei und die richtige Adresse eingestellt ist.

Nachdem das DOS geladen wurde, kann z. B. über den Befehl <DIR> LPTx:> der aktuelle Datei-Inhalt auf einen angeschlossenen Drucker gegeben werden. Nun steht dem Einsatz dieser kompatiblen und gleichzeitig universellen Schnittstelle nichts mehr im Wege.