

Mikrocontroller-Grundlagen

Die praktische Ausführung der in Teil 2 vorgestellten Prozessorschaltung stellen wir im dritten Teil dieser Artikelserie vor.

Teil 3

2.12 Nachbau

Für den Aufbau steht eine einseitig ausgeführte Leiterplatte mit den Abmessungen 112 x 74 mm zur Verfügung. In gewohnter Weise sind zunächst die niedrigen Bauelemente wie Brücken, Dioden und der Widerstand einzusetzen. Die genaue Positionierung der Bauelemente geht aus dem Foto (Abbildung 18) bzw. aus dem Bestückungsplan (Abbildung 19) auf der Leiterplatte hervor. Informationen über das einzusetzende Bauelement gibt die Stückliste (Tabelle 4).

Der Spannungsregler IC 5 des Typs 7805 wird liegend auf einem U-Kühlkörper montiert, wobei es sich empfiehlt, zuerst die Befestigung auf der Leiterplatte mit der beiliegenden M3-Zylinderkopfschraube und Mutter vorzunehmen, um anschließend die Anschlußbeine zu verlöten.

Für die Codierbrücken JP 1, JP 2 und JP 3 sind jeweils 2- bzw. 3polige, einreihige Pfostensteckverbinder einzusetzen, während für den Programmspeicher IC 3 zunächst ein 28poliger Präzisions-Sockel einzubauen ist. Die Bestückung des EEPROMs IC 6 ist in der Grundversion nicht notwendig, da dieses IC für die grundsätzliche Funktionsweise der Schaltung nicht erforderlich ist.

Vor der Inbetriebnahme der Schaltung sollte nochmals die Leiterplatte auf korrekte Bestückung und Kurzschlüsse überprüft werden. Insbesondere ist auf die richtige Polung der integrierten Schaltkreise, der Elkos und der Dioden zu achten.

Die Abmessungen der Platine sind so gewählt, daß der Einbau in ein Standard-Universal-Gehäuse Modell E 440

(Best.-Nr.: 1816) oder E 445 (Best.-Nr.: 1815) möglich ist. Vor dem Einbau in das Gehäuse sind die erforderlichen Aussparungen für die Sub-D- und die Klinkenbuchse gemäß Abbildung 20 einzubringen.

2.13 Inbetriebnahme

Die Inbetriebnahme der Schaltung ist vergleichsweise einfach. Anhand der vorliegenden Beispielschaltung soll die systematische Inbetriebnahme und die Fehler-suche gezeigt werden.

Nach dem Anlegen der Spannungsversorgung wird zunächst die Stromaufnahme der Schaltung geprüft, die bei Verwendung eines CMOS-Mikroprozessors bei

ca. 30 mA liegen sollte. Werte über 50 mA erfordern ein sofortiges Abschalten und eine erneute Kontrolle des Aufbaus.

Als dann sind die einzelnen Versorgungsspannungen der integrierten Bausteine mit einem Multimeter zu prüfen. Hierzu ist der Masseanschluß des Multimeters mit der Schaltungsmasse zu verbinden, während mit der positiven Tastschleife die einzelnen +5 V-Anschlüsse der ICs nacheinander geprüft werden.

Im Anschluß daran kann in gleicher Weise die korrekte Masseverbindung eines jeden Bausteins getestet werden, indem nun der positive Anschluß des Multimeters mit der 5 V-Betriebsspannung der Schaltung verbunden wird, um anschlie-

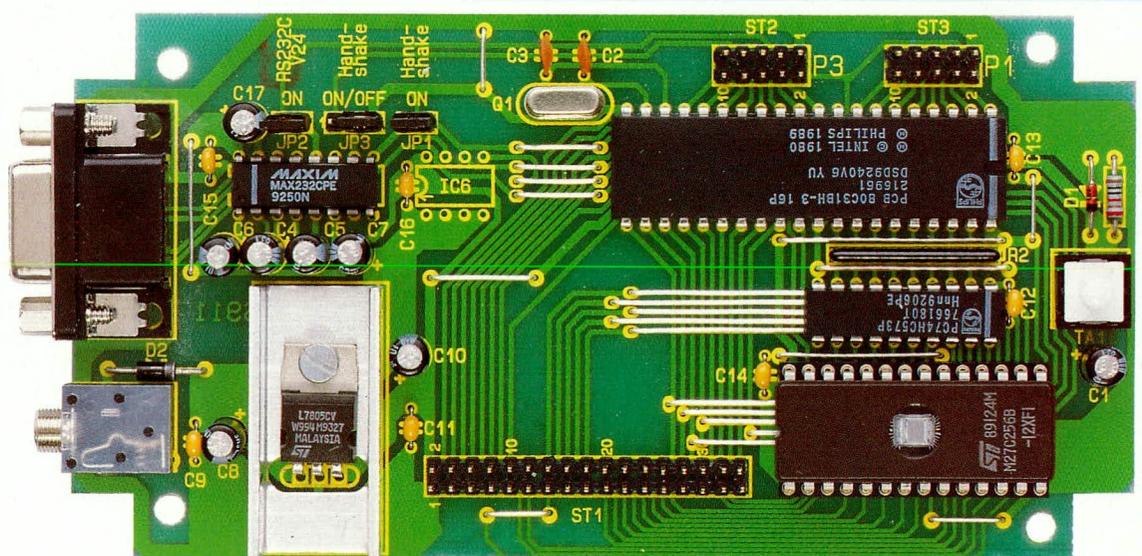


Bild 18 (oben): Ansicht der fertig bestückten Leiterplatte.
Bild 19 (unten): Bestückungsplan der Leiterplatte

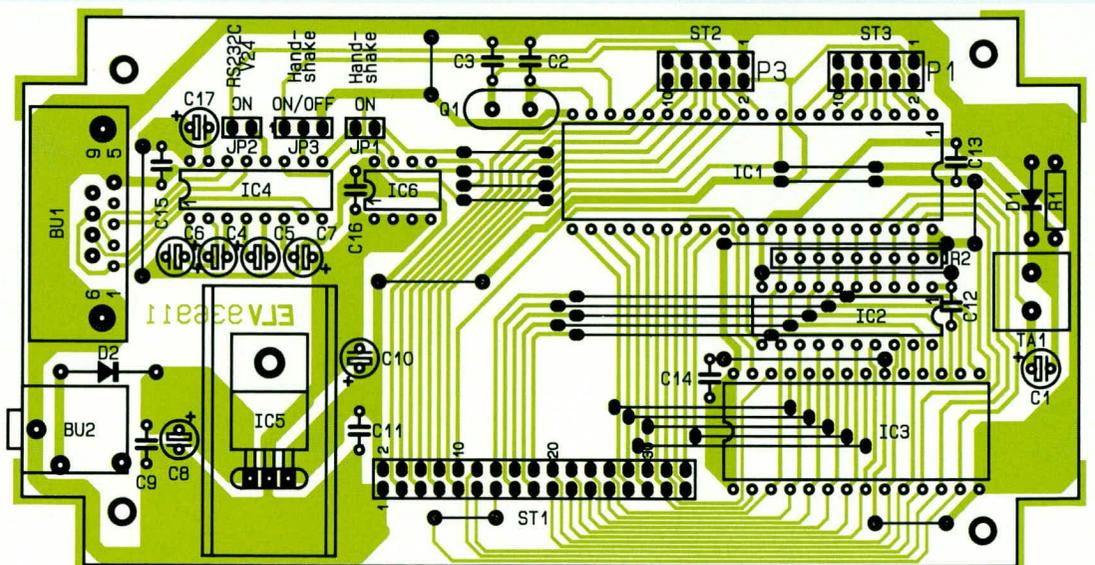


Tabelle 4: Stückliste

Widerstände:

10kΩ R1
10kΩ/Array R2

Kondensatoren:

33pF/ker C2, C3
100nF/ker C9, C11 - C16
10µF/25V C1, C4 - C8, C10, C17

Halbleiter:

80C31 IC1
ELV9363 IC3
74HC573 IC2
MAX232 IC4
7805 IC5
1N4148 D1
1N4001 D2

Sonstiges:

Quarz, 11,0592MHz Q1
Print-Taster TA1
Stiftleiste, 1 x 2polig JP1, JP2
Stiftleiste, 1 x 3polig JP3
Stiftleiste, 2 x 5polig ST2, ST3
Stiftleiste, 2 x 17polig ST1
3 Jumper
70cm Silberdraht, blank
SUB-D-Buchse, 9polig, 90° abgewinkelt, Printmontage BU 1
Klinkenbuchse, Printmontage, 3,5 mm, mono BU 2
4 Zylinderkopfschrauben, M3 x 5 mm
1 Zylinderkopfschraube, M3 x 6mm
1 Mutter, M3
1 IC-Sockel, 28polig
1 U-Kühlkörper

End mit der Meßspitze die entsprechenden Anschlußbeinchen der ICs abzufragen. Sollte also ein Pin nicht korrekt angeschlossen sein, so läßt sich dies durch die vorstehend beschriebenen Messungen leicht ermitteln.

2.13.1 Dynamische Messungen

Für die weiteren Messungen ist ein Analog-Oszilloskop erforderlich. Verfügt das Oszilloskop zusätzlich über einen Digital-speicher, sind die Messungen besonders komfortabel möglich.

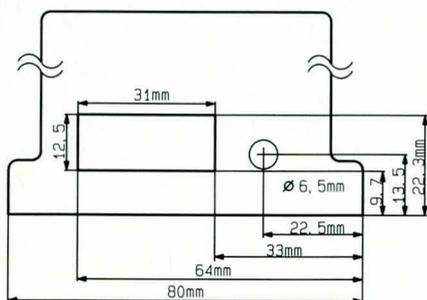


Bild 20: Maßzeichnung für die Aussparungen an der Gehäusestirnseite

Zunächst wird mit der Oszilloskop-Tastspitze der Resetanschluß überprüft. Es muß sich ein Verlauf gemäß Abbildung 11 („ELVjournal“ 6/93, Seite 25) ergeben. Abschließend erfolgt die Überprüfung des Oszillators. Hierzu ist mit dem Tastkopf, der auf ein 10 : 1-Teilverhältnis einzustellen ist, an Pin 18 und Pin 19 zu messen. Es muß jeweils die sinusförmige Oszillatortfrequenz zu messen sein.

Im nächsten Schritt sind die ALE- und PSEN-Steuerleitungen zu prüfen. Der Signalverlauf muß der in Abbildung 12 („ELVjournal“ 6/93, Seite 26) gezeigten Kurvenform entsprechen.

2.13.2 NOP-Stecker

Für eine Überprüfung des Daten- und Adreßbusses ist es sinnvoll, einen einfachen Teststecker aufzubauen. Abbildung 21 zeigt hierzu die Schaltung, während in Abbildung 22 der praktische Aufbau zu sehen ist.

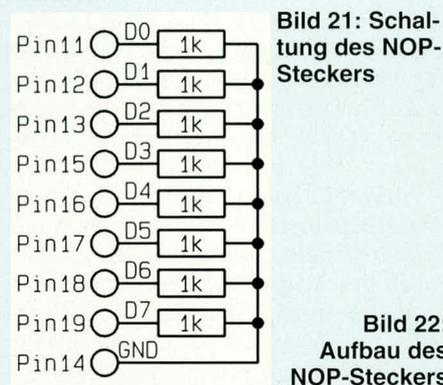
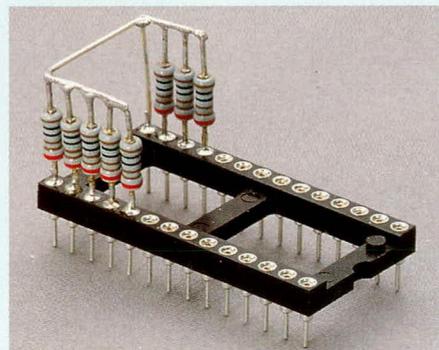


Bild 21: Schaltung des NOP-Steckers

Bild 22: Aufbau des NOP-Steckers



Dieser NOP-Stecker bewirkt, daß der Mikroprozessor, bedingt durch die Pull-down-Widerstände, bei jedem Befehls-Lesezyklus an allen 8 Datenpins einen Low-Pegel detektiert. Für den Prozessor wird somit der Befehl 00H gelesen. Dieser Befehl nennt sich NOP (No Operation ≙ mache nichts). Der 16-Bit-Programmzähler wird mit jedem Befehl um 1 erhöht. Somit werden die Adressen 0 (Reset-Zustand) bis 65.535 durchlaufen. Anschließend folgt wieder die Adresse 0.

Hierdurch ergibt sich bei jedem Befehl ein Wechsel der Adreßleitung A 0. Die Adreßleitung A 1 wechselt bei jedem zweiten Befehl, während A 3 bei jedem vierten Befehl wechselt usw. Daraus folgt, das in

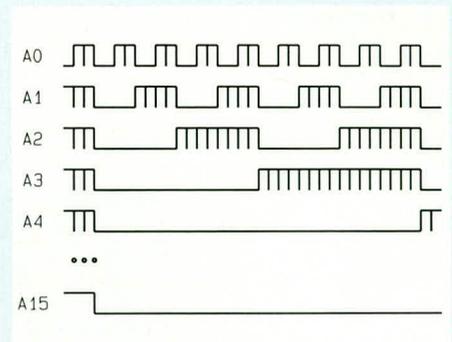


Bild 23: Timing der Adreß-Leitung bei Verwendung des NOP-Steckers

Abbildung 23 gezeigte Timing.

Das High-Signal ist durch einen kurzen Low-Impuls unterbrochen, da pro Befehl diese Adresse zweimal in den Adreßzwischenpeicher übernommen wird. Ab der Adreßleitung A 8 sind die kurzen Impulse nicht mehr vorhanden, da die oberen 8 Adressen direkt am Port 2 anliegen. Die genannten Messungen können am einfachsten am Steckverbinder ST 1 vorgenommen werden.

Bei einer Quarzfrequenz von 11,0592 MHz werden 921.600-Befehle pro Sekunde abgearbeitet. Hieraus ergibt sich eine Frequenz an der höchsten Adreßleitung A 15 von rund 14 Hz. Der gesamte Frequenzbereich läßt sich relativ einfach mit einem Standard-Oszilloskop durchmessen. Sind einzelne Signale auf benachbarten Adreßleitungen identisch, so liegt ein Kurzschluß zwischen diesen Leitungen vor. Ebenso dürfen auf keiner der Adreßleitungen die Signale fehlen (Kurzschluß oder offene Leitung).

Sind diese Überprüfungen zufriedenstellend ausgefallen, ist die grundsätzliche Funktionsfähigkeit des Daten- und Adreßbusses gegeben, und wir können zu den ersten Hardware-Testprogrammen kommen.

2.13.3 Testprogramm

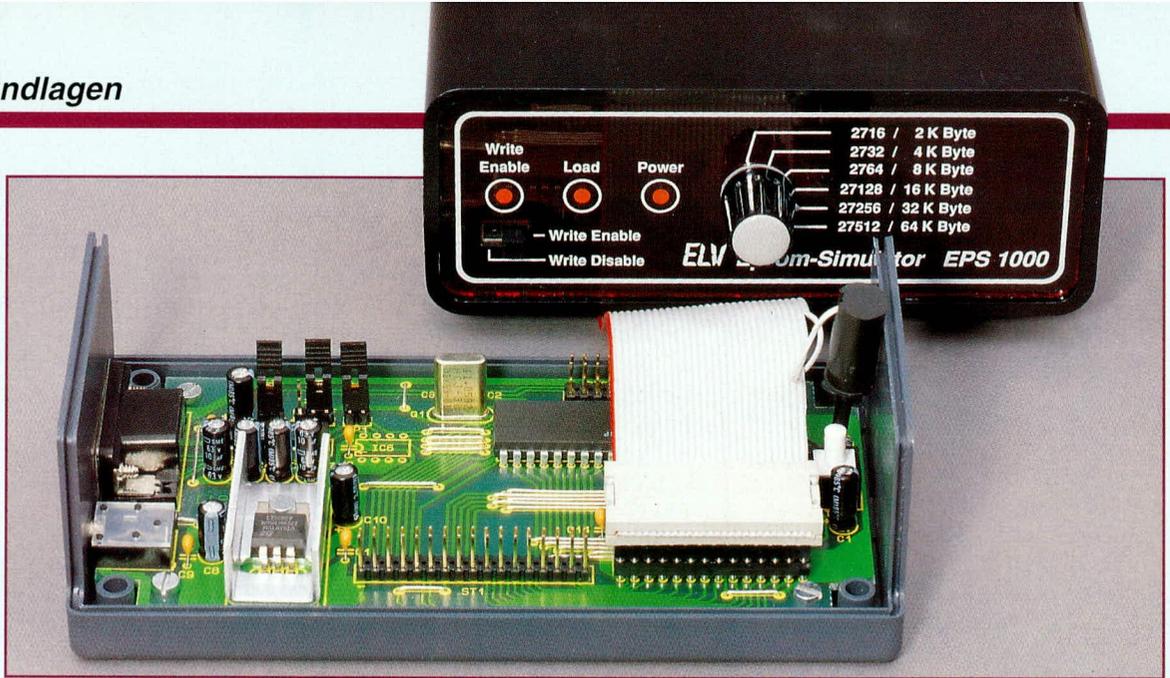
Zur Funktionsprüfung der Ports P 1 und P 3 empfiehlt es sich, ein kleines Testprogramm zu erstellen. Abbildung 24 zeigt ein entsprechendes Assembler-Programm.

In der ersten Zeile wird der Inhalt des Akkumulators um 1 erhöht. In der nächsten Zeile wird dieser Wert auf Port 1 und in der weiteren Zeile auf Port 3 ausgegeben. Am Ende des Programms wird zum Anfang zurückgesprungen und die Schleife beginnt von neuem.

Abbildung 25 zeigt die Bytefolge, die mit einem Hex-Editor- oder EPROM-Programmiergerät erfaßt und in ein EPROM vom Typ 27(C)256 eingebrannt werden kann. In der Grundversion steht bereits ein EPROM mit diesem Programm zur Verfügung.

Nachdem nun das EPROM eingesetzt

Betrieb der Schaltung während der Entwicklungsphase mit einem EPROM-Simulator



und die Versorgungsspannung eingeschaltet ist, kann an Port 1.0 ein Rechtecksignal mit einem Puls-Pausenverhältnis von 1 : 1 und einer Frequenz von ca. 92 kHz gemessen werden. An Port 1.1 und den Folge-Ports halbiert sich diese Frequenz jeweils bis an Port 1.7 noch ca. 720 Hz zu messen sind. Die gleichen Signalformen stehen an den Ports 3.0 bis P 3.7 zur Verfügung.

Bei entsprechend gesetzten Jumpers lassen sich die Signale von P3.1 und P3.4 auch an Pin 2 und Pin 8 bzw. 1 der Sub-D-Buchse BU 1 messen.

Wird während der Messung der Reset-Taster betätigt, so liegen an den Ports statische Signale an. Nach dem Loslassen beginnt das Testprogramm mit dem Zählerstand 0 erneut.

Sind weitere Peripheriegeräte am Grundgerät angeschlossen, so sollte die Funktion auch dieser Bausteine mit entsprechender Testsoftware geprüft werden.

Für die Software-Entwicklungsphase läßt sich auch anstatt eines EPROMs ein EPROM-Simulator, wie oben gezeigt, anschließen.

2.14 Port-Struktur der MCS-51-Familie

Die Ports des 8051 bilden den einzigen Weg der CPU, Ereignisse mitzuteilen und auf externe Anforderungen zu reagieren.

Anfang:	INC	A
	MOV	P1, A
	MOV	P3, A
	AJMP	Anfang

Bild 24: Kleines Assemblerprogramm zur Funktionsüberprüfung von P1 und P3

04	F5	90	F5	B0	01	00
----	----	----	----	----	----	----

Bild 25 zeigt die Bytefolge, die ab der Adresse 0000H im EPROM abgelegt wird.

Gleichzeitig bilden diese Ports auch die einzige Schnittstelle zur Überprüfung der richtigen Funktionsweise des Programmes.

Von den 4 Ports stehen bei der ROMlosen Version (8031/32) nur Port 1 bzw. 3 zur freien Verfügung. Port 0 wird immer für den niederwertigen Teil der Adressen und den Datenbus verwendet und steht somit nicht als regulärer Port zur Verfügung.

An Port 2 liegen die höherwertigen 8 Bit des Adreßbusses. Weiterhin kann Port 2 gleichzeitig als Ausgabe-Port dienen. Der Inhalt des Ausgaberegisters erscheint allerdings nur bei 2 Befehlen: „MOVX A, @Rr“ und „MOVX @ Rr, A“. Gleichzeitig gibt die CPU ein Schreib- bzw. Lese-Signal aus, um den Datenbusinhalt zwischenspeichern.

Port 1 und 3 sind bidirektional nutzbar, d. h. sie können sowohl zur Eingabe als auch zur Ausgabe dienen, wobei Port 3 noch weitere Eingangs- bzw. Ausgangsfunktionen besitzt.

2.14.1 Port 0

Abbildung 26 zeigt die Struktur der Anschlußpins der identisch aufgebauten Ports 0.0 bis 0.7. Der Port 0 wird bei Verwendung eines externen ROM oder RAM-Speichers als Adreß- und Datenbus genutzt. Bei der Ausgabe werden die High- und Low-Pegel aktiv durch jeweils einen Feldeffekttransistor P 1 und N 1 betrieben.

Beim Einlesen eines Befehls oder Datenwortes sind beide Transistoren hochohmig und ermöglichen somit dem Mikrocontroller die von externen Peripheriebausteinen angelegten Dateninformationen einzulesen. Das interne D-Flip-Flop wird in dieser Betriebsart nicht genutzt.

Verwendet man den Mikrocontroller mit internem ROM, so ist grundsätzlich P1 hochohmig, während N 1 bei Ausgabe eines Low-Pegels den Port niederohmig (100 Ω bis 300 Ω) nach Masse zieht. Wird

hingegen ein High-Pegel ausgegeben, muß ein externer Pull-up-Widerstand an Port 0 dafür sorgen, daß dieser Ausgangspin auch tatsächlich High-Pegel annimmt. Das Fehlen eines internen Pull-up-Widerstandes bietet den Vorteil, daß der Datenbus hochohmig ist und somit in externen Bussystemen integriert werden kann.

Durch die bidirektionale Ausführung von Port 0 (d. h. es können sowohl Daten ausgegeben als auch über den gleichen Pin eingelesen werden) ist für den Betrieb als Eingangs-Port die Ausgabe eines logischen High-Pegels erforderlich. Bei Ausgabe eines Low-Pegels würde es einem extern angeschlossenen Treiber nicht möglich sein, den Port-Pin auf High-Pegel zu setzen. Im Low-Zustand kann der Port-Anschluß je nach Prozessorausführung mit 1 mA bis 30 mA belastet werden.

Bei Verwendung eines externen Programmspeichers dürfen in das Register von P0 auch logisch Low-Pegel hineingeschrieben werden. Da die CPU aber vor jedem Befehlsholzyklus diesen Ausgabespeicher mit logisch High beschreibt, wird der folgende Programmlesezyklus nicht beeinflusst.

2.14.2 Port 1

Der Grundaufbau der 8 Port-Pins von P 1.0 bis P 1.7 entspricht dem Aufbau von Port 0, allerdings mit dem Unterschied, daß dieser Port für den bidirektionalen Datentransport vorgesehen ist, d. h. es können sowohl Daten ausgegeben als auch über den gleichen Pin eingelesen werden (Abbildung 27).

Bei der Ausgabe eines Low-Pegels zieht der Ausgangstreiber ähnlich wie Port 0 den Ausgangspin mit einem sehr niedrigen Innenwiderstand auf Low-Pegel. Bei Ausgabe eines High-Pegels schaltet zunächst der Transistor P 1, der einen Innenwiderstand von 10 kΩ bis 50 kΩ besitzt, durch. Zusätzlich wird für die Länge von 2 Oszillatorperioden der Transistor P 2 durchgesteuert, der einen 100 mal größeren Strom als

P1 liefert. Diese Vorkehrung ist notwendig, um die Schaltgeschwindigkeit zu erhöhen und eine saubere positive Flanke zu erhalten, insbesondere wenn kapazitive Lasten wie z. B. CMOS-Eingänge mit dem Anschlußpin verbunden sind.

Soll der Port-Pin als Eingang genutzt werden, so ist auf jeden Fall in das D-Flip-Flop über den Ausgabebefehl eine logische 1 zu schreiben. Der Port-Pin kann über die angeschlossene Peripherie auf Low-Pegel gezogen werden. In diesem Fall fließt ein geringer Strom über den Transistor P 1. Bei Anlegen eines High-Pegels

hingegen fließt kein Strom über den Port-Anschlußpin.

2.14.3 Port 2

Abbildung 28 zeigt den grundsätzlichen Aufbau der Anschlußpins P 2.0 bis P 2.7. Dieser Port besitzt 2 Funktionen. Zum einen werden hier bei externem Programmspeicher die 8 höherwertigen Adreßleitungen angelegt. Zum anderen können bei der Verwendung eines internen Programmspeichers P 2.0 bis 2.7 als normale bidirektionale Ports Verwendung finden. Die technischen Daten entsprechen

denen im wesentlichen denen von Port 1.

2.14.4 Port 3

In Abbildung 29 ist die Struktur der Anschlußpins P 3.0 bis P 3.7 dargestellt. Die Ausgangs- und Eingangstreiber entsprechen im wesentlichen denen von Port 1 und 2.

Zusätzlich ist den Port-Anschlüssen noch eine zweite Funktion zugeordnet. Tabelle 5 zeigt eine Übersicht über die Alternativ-Funktionen von P 3.0 bis P 3.7. Um die weiteren Funktionen dieser Port-Pins nut-

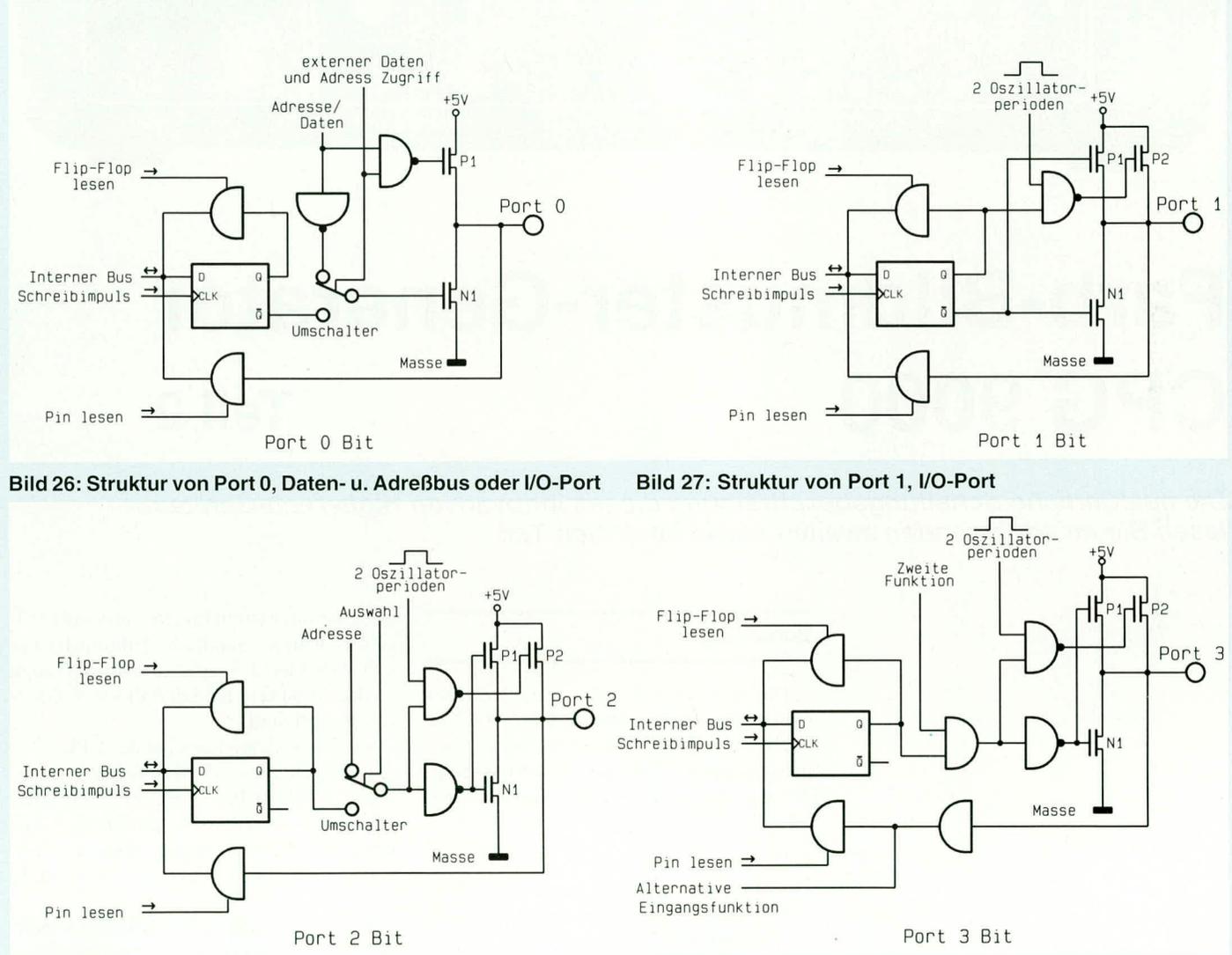


Bild 26: Struktur von Port 0, Daten- u. Adreßbus oder I/O-Port

Bild 27: Struktur von Port 1, I/O-Port

Bild 28: Struktur von Port 2, Adreßbus oder I/O-Port

Bild 29: Struktur von Port 3 I/O-Port oder Sonderfunktionen

Tabelle 5: Alternativfunktionen von Port 3

Port-Pin	Richtung	Symbol	Alternativfunktionen
P3.0	Eingang	RxD	Serieller Eingangs-Port
P3.1	Ausgang	TxD	Serieller Ausgangs-Port
P3.2	Eingang	INT0	Externer Interrupt 0
P3.3	Eingang	INT1	Externer Interrupt 1
P3.4	Eingang	T0	Timer 0 Eingang
P3.5	Eingang	T1	Timer 1 Eingang
P3.6	Ausgang	WR	Write-Signal für externe Speicher
P3.7	Ausgang	RD	Read-Signal für externe Speicher

zen zu können ist jeweils sicherzustellen, daß das Ausgangs-Flip-Flop auf logisch 1 gesetzt ist.

Die ausgangsseitigen Zusatzfunktionen werden über ein UND-Gatter hinter dem D-Flip-Flop eingekoppelt, während die alternativen Eingangsfunktionen über einen Treiber direkt am Port-Pin abgegriffen werden.

Im vierten Teil dieser Artikelserie wenden wir uns dem grundsätzlichen Aufbau der Befehle der MCS-51-Mikrocontroller-Familie zu.