

# Mikrocontroller-Grundlagen

## Teil 13

**Im dreizehnten Teil dieser Artikelserie betrachten wir die serielle Schnittstelle der MCS-51-Mikrocontroller-Familie.**

### 5. Serielle Schnittstelle

Der 8031/51-Mikrocontroller besitzt eine serielle Schnittstelle, die sich in der asynchronen oder synchronen Betriebsart betreiben läßt. Tabelle 18 zeigt die Bit-Adressen der einzelnen Steuerbits und die Byte-Adresse für die direkte Adressierung des Steuerregisters SCON.

Der serielle Port läßt sich in einer von 4 Betriebsarten betreiben, die durch die Bits SM0 und SM1 eingestellt werden. Tabelle 19 zeigt eine Übersicht über diese Modi, die nachfolgend noch detaillierter beschrieben werden.

Das Bit SM2 steuert die Multi-Prozessor-Datenübertragung in den Betriebsarten 2 und 3. Ist SM2 gesetzt, so wird das Empfangsinterrupt-Flag RI nicht gesetzt, wenn das neunte empfangene Bit RB8 „0“ ist. Bei gelöschtem SM2-Bit wird unabhängig vom neunten Datenbit nach jedem Empfang eines seriellen Datums bei freigegebenen Interrupts eine Programmunterbrechung angefordert. In der Betriebsart 0 sollte SM2 nicht gesetzt sein, während in der Betriebsart 1 bei gesetztem SM2-Bit nur dann das Interrupt-Flag RI gesetzt wird, wenn ein gültiges Stopbit eingeht.

Das gesetzte Bit REN (Receive-Enable) gibt den Empfang serieller Daten frei, während das gelöschte Bit den Empfang von Daten über die serielle Schnittstelle sperrt.

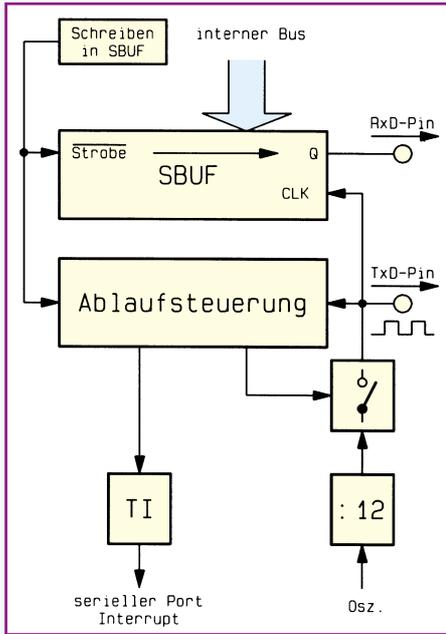
In den Betriebsarten 2 und 3 wird neben den 8 Datenbits noch ein neuntes Datenbit (Parität, Adresse/Daten) benötigt. Für den Sendebetrieb muß die Steuersoftware die-

**Tabelle 18: Bitadressen des Steuerregisters SCON**

Bedeutung	SM 0	SM 1	SM 2	REN	TB 8	RB 8	TI	RI
Bitadresse	9FH	9EH	9DH	9CA	9BH	9AH	99H	98H
Byteadresse	SCON			098H				

**Tabelle 19: Betriebsarten der seriellen Schnittstelle**

Mode	SM 0	SM 1	Betriebsart	Übertragungsrate
0	0	0	8-Bit-Schieberegister	OsZ : 12
1	0	1	8 Bit UART	einstellbar
2	1	0	9 Bit UART	OSZ : 12 oder OSZ : 64
3	1	1	9 Bit UART	einstellbar



**Bild 111: Funktion des seriellen Ports in der Betriebsart 0 (Datenausgabe)**

seriellen Datenwortes an und läßt sich ebenfalls zur Auslösung des seriellen Interrupts nach entsprechender Freigabe verwenden.

Mit der für SM2 genannten Ausnahme wird dieses Flag bei jedem Empfang eines Datenwortes über die serielle Schnittstelle gesetzt und ist von der weiterverarbeitenden Software zu löschen.

Die Datenkommunikation der seriellen Schnittstelle erfolgt über das direkt adressierbare 8-Bit-Register SBUF (099H). Ein Schreiben in dieses Register veranlaßt die Ausgabe der Daten auf die serielle Schnittstelle, während nach dem Empfang eines Bytes dieses von derselben Adresse (SBUF) gelesen wird. Ein Zurücklesen der gesendeten Daten ist daher nicht möglich aber auch nicht erforderlich.

**5.1. Seriell-Mode 0**

In vielen Anwendungsfällen reichen die vorhandenen Ein- und Ausgabeleitungen des 8031/51-Prozessors nicht aus. Die Be-

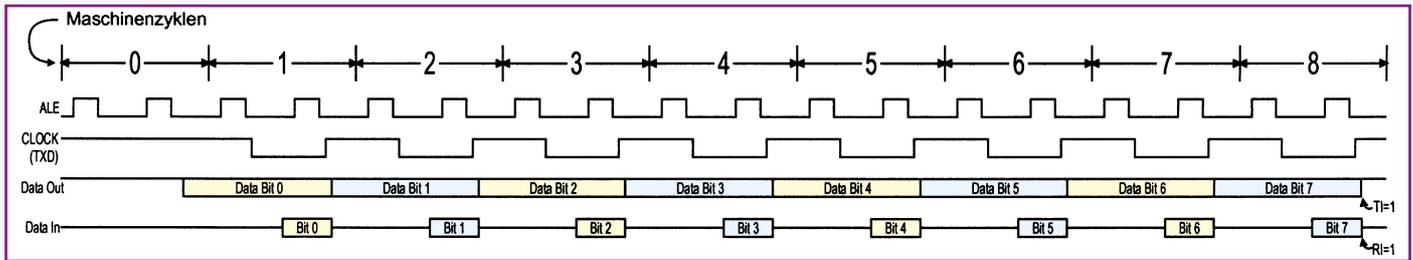
triebsart 0 der seriellen Schnittstelle erlaubt über einen oder mehrere Seriell-/Parallel-Wandler (Schieberegister) die Erweiterung um fast beliebig viele Ein-/Ausgabebits, wobei nur 3 Anschlüsse vom Baustein belegt werden.

Abbildung 111 zeigt die grundsätzliche Funktion des seriellen Ports in der Betriebsart 0 während der Datenausgabe. Der RxD-Pin des Prozessors wird dabei für die durch den TxD-Anschluß getaktete synchrone Datenausgabe verwendet.

Der RxD-Anschluß-Pin ist in der asynchronen Betriebsart als Eingang geschaltet, während für die Ausgabe im Mode 0 die Treiberrichtung dieses Anschluß-Pins umgekehrt ist.

Mit dem Schreiben der zu sendenden Daten in das Register SBUF beginnt die Hardware des 8031/51 mit der synchronen, seriellen Datenausgabe. Nach Beendigung setzt der Prozessor das Bit TI zur weiteren Verarbeitung.

Abbildung 112 zeigt den zeitlichen Ver-



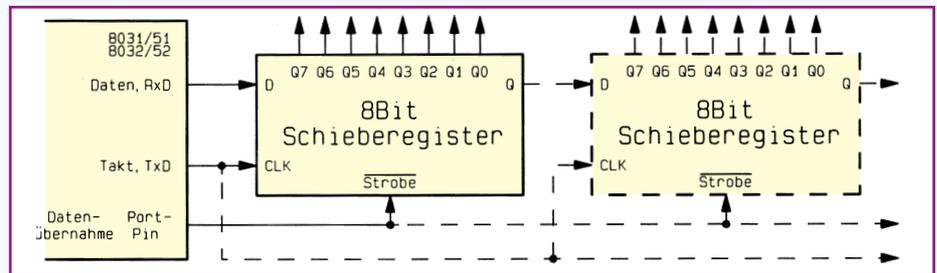
**Bild 112: Zeitlicher Verlauf der Datenausgabe in der Betriebsart 0**

ses Bit entsprechend den Anforderungen setzen. Das neunte Datenbit, das in den Modi 2 und 3 empfangen wurde, ist im Bit RB8 hinterlegt und läßt sich zur weiteren Auswertung von der Steuersoftware auslesen. In der Betriebsart 1 stellt RB8 das empfangene Stopbit dar, während es in der Betriebsart 0 keine Verwendung findet.

Das Sende-Interrupt-Flag TI (Transmit-Interrupt) wird am Ende eines Sendevorganges von der Prozessorhardware gesetzt und läßt sich zur weiteren Verwendung von der Steuersoftware auslesen.

Bei der Freigabe des seriellen Interrupts kann dieser dazu genutzt werden, das Senden des nächsten Datenbytes zu veranlassen. Das hardwaremäßige Setzen dieses Bits erfolgt in der Betriebsart 0 am Ende des achten Bits, während in den übrigen Betriebsarten das Bit zu Beginn des neunten Bits (Stopbit) gesetzt wird. Das Löschen muß durch die Software erfolgen.

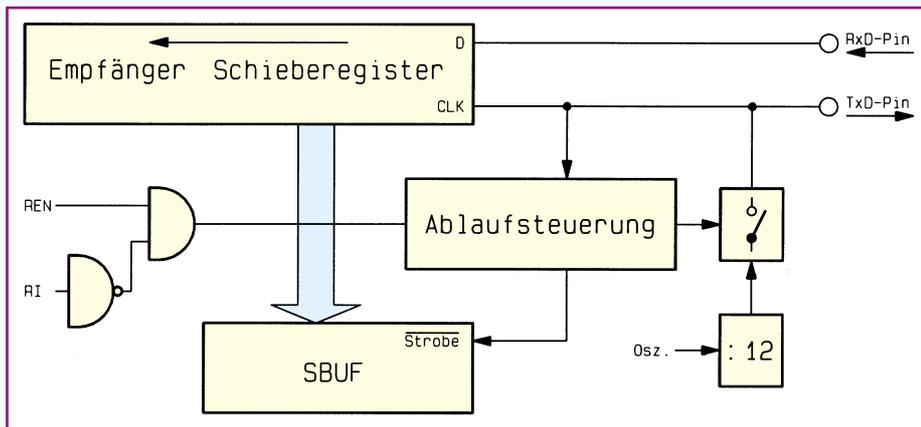
Das Empfänger-Interrupt-Flag RI (Receive-Interrupt) wird durch die Hardware in der Betriebsart 0 am Ende des achten Bits und in den übrigen Betriebsarten in der Mitte des Stopbits gesetzt. Es zeigt damit dem Programm den Empfang eines



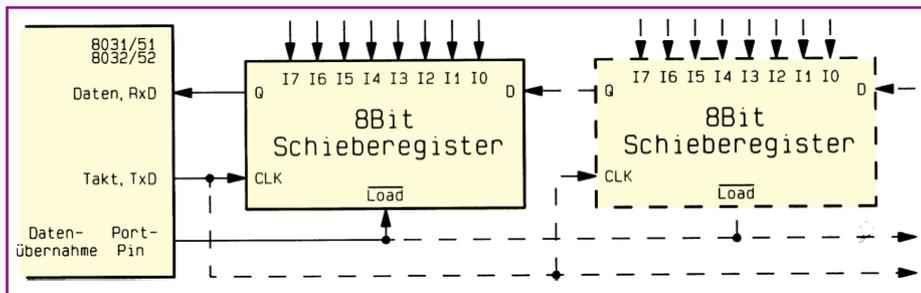
**Bild 113: Porterweiterung (Ausgänge) mit der seriellen Schnittstelle über ein oder mehrere Schieberegister**

02F9	PRGM39:			; Serielle Schnittstelle Mode 0 Ausgabe
02F9	759800	L39:	MOV SCON,#00H	; Mode 0, Receive Disable
02FC	E4		CLR A	; Initialisierung des Akkuinhaltes
02FD	F599	L39WDH:	MOV SBUF,A	; Ausgabe des Akkuinhaltes starten
02FF	3099FD	L39WDH1:	JNB TI, L39WDH1	; Warten, bis Ausgabe abgeschlossen
0302	C299		CLR TI	; Sendeflag löschen
0304	C2B2		CLR P3.2	; Datenübernahme in den Zwischen-
0306				speicher
0306	D2B2		SETB P3.2	; des Schieberegisters
0308	14		DEC A	; A = A - 1
0309	710D		ACALL L39DELAY	; Verzögerung um ca. 140 msek.
030B	80F0		SJMP L39WDH	; Endlos-Schleife
030D	L39DELAY:			; Unterprogramm Verzögerung um ca.
030D				; 140 msek.
030D	7800		MOV R0, #00H	; 256 * 512 = 131072
030F	7900		MOV R1, #00H	; Schleifenwert laden
0311	D9FE	L39DEL1:	DJNZ R1, L39DEL1	; innere Schleife 2 * 256 =512
0313	D8FC		DJNZ R0, L39DEL1	; äußere Schleife
0315	22		RET	; zurück zum Hauptprogramm

**Bild 114: Programm für die Verwendung der seriellen Schnittstelle als 8-Bit-Ausgabeerweiterung in der Betriebsart 0**



**Bild 115: Funktion des seriellen Ports in der Betriebsart 0 (Dateneingabe)**



**Bild 116: Portenerweiterung (Eingänge) mit der seriellen Schnittstelle über ein oder mehrere Schieberegister**

lauf der Datenausgabe. Diese beginnt mit dem übernächsten Maschinenzyklus, der dem Schreibbefehl auf SBUF folgt und endet 8 Zyklen später mit dem Setzen des TI-Flags.

Zur Übernahme des seriellen Datenstromes läßt sich die in Abbildung 113 dargestellte Port-Erweiterungsschaltung

verwenden. Theoretisch lassen sich beliebig viele Schieberegister hintereinanderschalten, begrenzt wird dies durch das Fan-Out des Prozessors sowie die Ausgabe- bzw. Aktualisierungszeit.

Abbildung 114 zeigt beispielhaft ein Programm für die Verwendung der seriellen Schnittstelle als 8-Bit-Ausgabeerweiterung in der Betriebsart 0. An dem parallelen Ausgang des angeschlossenen Schieberegisters erscheint der Inhalt des kontinuierlich heruntergezählten Akkus.

Abbildung 115 zeigt prinzipiell die Funktionsweise des seriellen Ports in der Betriebsart 0 bei der Dateneingabe. Zum Datenempfang müssen grundsätzlich das Steuer-Flag REN auf 1 und das Flag RI gelöscht sein. Damit wird die Hardware des Prozessors veranlaßt, mit Hilfe seines synchronen Taktausganges TxD die Daten von dem seriellen Eingangs-Pin RxD zu übernehmen. Den zeitlichen Ablauf zeigt Abbildung 112.

Nach Beendigung des seriellen Empfangs übernimmt die Hardware das empfangene 8-Bit-Datum in das Register SBUF

und setzt gleichzeitig das Flag RI.

In Abbildung 116 ist die Schaltung einer 8-Bit-Eingangs-Porterweiterung gezeigt, welche durch fast beliebig viele Schieberegister

Betriebsart 0. In dem Unterprogramm „L40Read“ wird zunächst das Einlesen der 8-Bit-Daten veranlaßt und in der nachfolgenden Schleife auf die Beendigung des Lesevorgangs gewartet.

Nach dem Löschen der Steuerbits und Auslesen des Empfangsbuffers kehrt das

Programm zur Hauptschleife zurück, wo der Akkuinhalt seiner Verwendung zugeführt werden kann.

Im folgenden Teil dieser Artikelserie wenden wir uns der Betriebsart 1 der seriellen Schnittstelle der MCS51-Mikrocontroller-Familie zu.

### Die synchrone Porterweiterung erlaubt die Erweiterung von Ein- oder Ausgabeports mit einfachen Schieberegistern

gebaut werden kann. Auch hier ist die maximale Anzahl der Bausteine durch das Fan-Out des Mikroprozessors und durch die Lesezeit begrenzt.

Abbildung 117 zeigt ein Programm für die Verwendung der seriellen Schnittstelle als 8-Bit-Eingangsporterweiterung in der

0316	PRGM40:		; Serielle Schnittstelle Mode 0 Eingabe
0316 759800	L40:	MOV SCON,#00H;	Mode 0, zunächst Receive Disable
0319 711F	L40WDH:	ACALL L40READ	; Registerinhalt lesen, Portinhalt steht im A
031B F590		MOV P1, A	; Ausgabe auf die LEDs an P1
031D 80FA		SJMP L40WDH	; Schleife
031F			
031F C2B2	L40READ:	CLR P3.2	; Datenübernahme in den Zwischen-
0321			; speicher
0321 D2B2		SETB P3.2	; des Schieberegisters
0323 D29C		SETB REN	; Einlesen der Daten starten
0325 3098FD	L40RWDH:	JNB RI, L40RWDH;	Warten, bis Dateneinlesen beendet
0328 C29C		CLR REN	; Einlesen stoppen
032A C298		CLR RI	; Flag löschen
032C E599		MOV A, SBUF	; Schieberegisterinhalt lesen
032E 22		RET	; zurück zum Hauptprogramm

**Bild 117: Programm für die Verwendung der seriellen Schnittstelle als 8-Bit-Eingangsporterweiterung in der Betriebsart 0**