

# Digitaltechnik - ganz einfach Teil 3

Nachdem wir uns im zweiten Teil unserer Serie ausführlich mit dem RS-Flip-Flop beschäftigt haben, wollen wir nun weitere Flip-Flop-Typen kennenlernen und deren Funktionsweise detailliert betrachten.

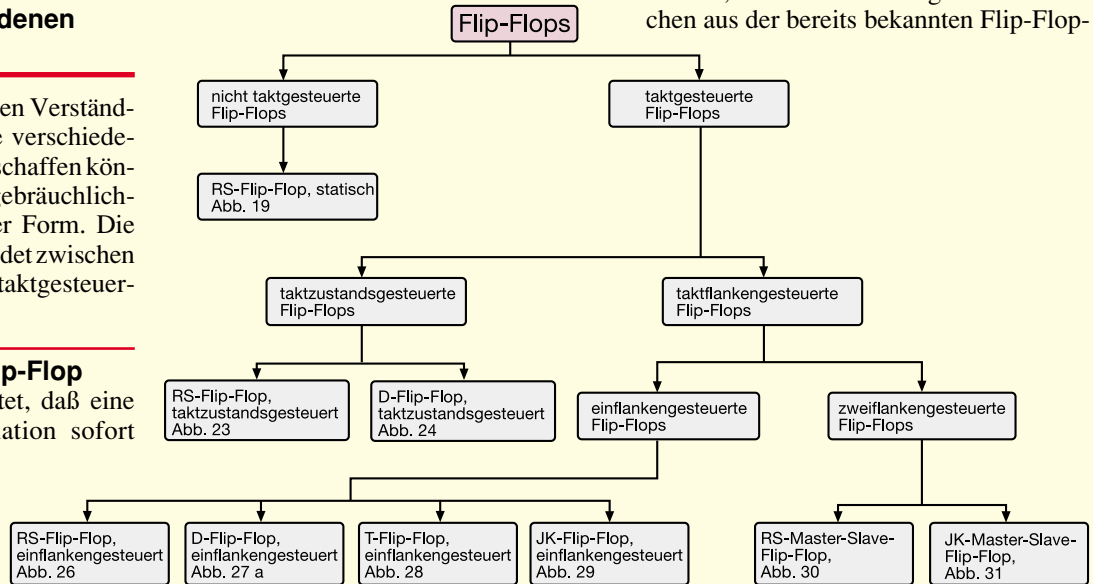
## Flip-Flops - die verschiedenen Typen im Überblick

Damit wir uns zum einfachen Verständnis einen Überblick über die verschiedenen Arten von Flip-Flops verschaffen können, zeigt Abbildung 22 die gebräuchlichsten Typen in übersichtlicher Form. Die erste Verzweigung unterscheidet zwischen „nicht taktgesteuerten“ und „taktgesteuerten“ Flip-Flops.

### Nicht taktgesteuertes Flip-Flop

Nicht taktgesteuert bedeutet, daß eine anliegende Eingangsinformation sofort

Bild 22: Die verschiedenen Flip-Flop-Typen im Überblick.



gespeichert wird, d. h. sie wirkt sich unmittelbar aus. Zu den nicht taktgesteuerten Flip-Flops gehört auch das von uns in Teil 2 ausführlich beleuchtete statische RS-Flip-Flop. Noch einmal zur Erinnerung:

### RS-Flip-Flop, statisch

Wir zeigten die Realisierung mit NAND-Gattern, d. h. in negativer Logik. Das Flip-Flop wird durch Anlegen eines L-Pegels an den entsprechenden Eingang ( $\bar{R}$ ,  $\bar{S}$ ) gesetzt bzw. zurückgesetzt. H-Pegel an beiden Eingängen speichern die Information, L-Pegel an beiden Eingängen sind verboten, da undefiniert. Schaltbild, Wahrheitstabelle und Schaltzeichen zeigt Abbildung 19 im „ELVjournal“ 1/98.

### Taktgesteuerte Flip-Flops

Manche Anwendungen verlangen, daß ein Flip-Flop nur zu einem bestimmten Zeitpunkt auf den Eingangszustand reagiert. Diese Forderung hat zur Entwicklung der taktgesteuerten Flip-Flops geführt. Dabei bestimmt ein zusätzlicher Eingang C, was für Clock steht, den Zeitpunkt der Datenübernahme.

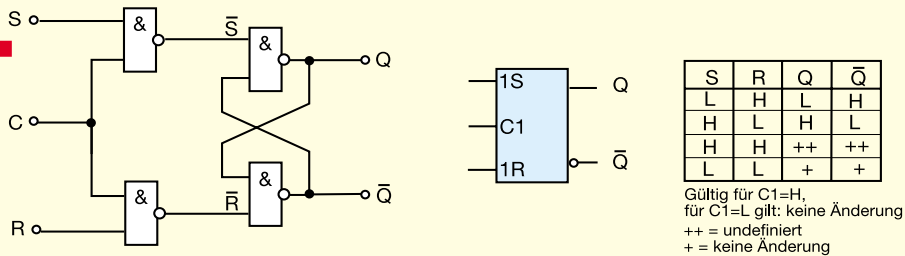
Die taktgesteuerten Flip-Flops werden gemäß Abbildung 22 in „taktzustandsgesteuert“ und „taktflankengesteuert“ aufgeteilt. Dieser Unterschied wird im Folgenden deutlich.

### Taktzustandsgesteuerte Flip-Flops

Taktzustandsgesteuert bedeutet, daß der Pegel am zuvor erwähnten C-Eingang die Datenübernahme ermöglicht, z. B. bei L-Pegel passiert nichts, bei H-Pegel erfolgt die Datenübernahme.

### RS-Flip-Flop, taktzustands-gesteuert

Abbildung 23 zeigt die Schaltung eines taktzustandsgesteuerten RS-Flip-Flops in NAND-Realisierung. Es ist leicht zu erkennen, daß die Schaltung im wesentlichen aus der bereits bekannten Flip-Flop-

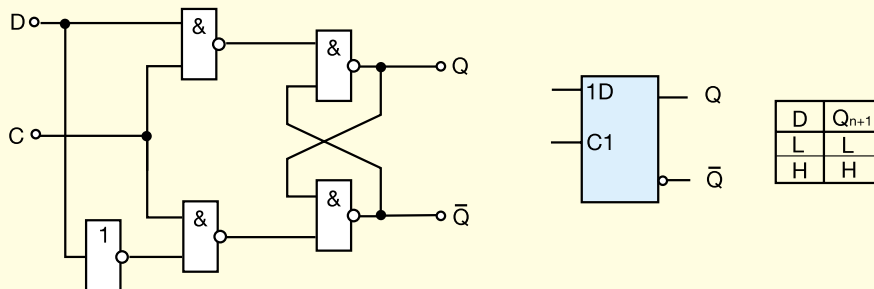


**Bild 23: Das taktzustandsgesteuerte RS-Flip-Flop: Aufbau aus NAND-Gattern, Schaltzeichen und Wahrheitstabelle.**

Grundschialtung (Abbildung 19) besteht, jedoch um je ein Nand-Gatter vor den Eingängen  $\bar{R}$  und  $\bar{S}$  erweitert wurde. Diese Nand-Gatter verknüpfen die beiden eigentlichen Eingänge R und S zusätzlich mit dem Clock-Eingang C, so daß nur durch H-Pegel an C ein Wirken der Eingänge möglich ist. Die Pegeltabelle ist ebenfalls in Abbildung 23 dargestellt, man beachte die Vorzeichenumkehr gegenüber Abbildung 19 durch die vorgeschalteten NAND-Gatter.

### D-Flip-Flop, taktzustandsgesteuert

Um den Aufwand bei der Datenspeicherung von 2 Steuereingängen auf einen zu reduzieren, wurde das D-Flip-Flop entwickelt, das lediglich den Dateneingang D besitzt und das dort anliegende Datenbit direkt zwischenspeichert. Abbildung 24 zeigt Schaltung und Wahrheitstabelle ei-



**Bild 24: Taktzustandsgesteuertes D-Flip-Flop: Aufbau, Schaltzeichen und Wahrheitstabelle.**

nes taktzustandsgesteuerten D-Flip-Flops. Es besteht im wesentlichen aus dem vorher beschriebenen taktzustandsgesteuerten RS-Flip-Flop, enthält jedoch einen zusätzlichen Inverter, der das anliegende Datenbit für den Reset-Eingang invertiert. Der Baustein 74X75 enthält 4 solcher D-Flip-Flops. Die Wahrheitstabelle zeigt das an D anliegende Datenbit und den Ausgangszustand beim darauffolgenden Takt n+1.

### Taktflankengesteuerte Flip-Flops

Vorher beschriebene Flip-Flops gehören zu den sogenannten „transparenten“ Flip-Flops, d. h. eine Änderung am Eingang kann sich unmittelbar auf den Ausgang auswirken. Für viele Anwendungen, wie z. B. den Zähler, den wir noch kennenlernen werden, sind transparente Flip-Flops ungeeignet.

Bei taktflankengesteuerten Flip-Flops entscheidet nicht der Pegel am C-Eingang, sondern der Übergang von L nach H oder umgekehrt über den Zeitpunkt der Daten-

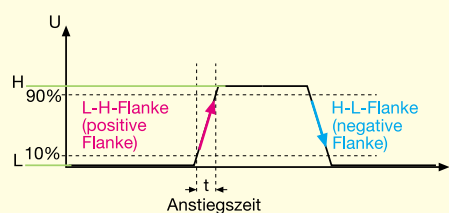
übernahme. Diesen Übergang nennt man „Flanke“ und spricht dann von „Flanken-Triggerung“. Damit ist stets sichergestellt, daß die Eingänge nicht statisch auf die Ausgänge durchgeschaltet sind. In Abbildung 25 ist ein Clock-Ansteuerimpuls dargestellt. Die dort gezeigten Flanken müssen eine Mindestflankensteilheit aufweisen. Man definiert die Flankensteilheit durch die Anstiegszeit, d. h. die Zeit, die der Impuls benötigt, um von 10% auf 90% der Spannung anzusteigen. Oft besitzen flankengesteuerte Bausteine neben den flankengesteuerten Eingängen zusätzlich noch statische Set/Reset-Eingänge, die Vorrang haben.

Flankengesteuerte Flip-Flops unterscheiden sich, wie wir in Abbildung 22 sehen können, durch „Einflanken“- oder „Zweiflankensteuerung“. Doch dazu mehr bei

der nun folgenden näheren Betrachtung der einzelnen Typen.

### RS-Flip-Flop, einflankengesteuert

Das einflankengesteuerte RS-Flip-Flop übernimmt die Eingangsdaten je nach Typ bei der positiven oder negativen Flanke des Taktsignals. In der internen Verschaltung des Bausteins erreicht man die Flanken-Triggerung im allgemeinen dadurch, daß die Eingänge nach dem Wirken gesperrt



**Bild 25: Der Aufbau eines Zählimpulses. Wesentliche Elemente sind die H-L (L-H)-Übergänge, Flanken genannt und die Anstiegszeit, die die Flankensteilheit bestimmt.**

werden. Bis auf den abgeänderten Takteingang entspricht das einflankengesteuerte RS-Flip-Flop direkt dem taktzustands-gesteuerten RS-Flip-Flop.

Abbildung 26 zeigt die entsprechenden Schaltzeichen bei Ansteuerung durch die positive und die negative Taktflanke. Reagiert der Baustein auf die negative Taktflanke, ist im Schaltzeichen vor dem Takteingang eine Negation eingezeichnet.

### D-Flip-Flop, einflankengesteuert

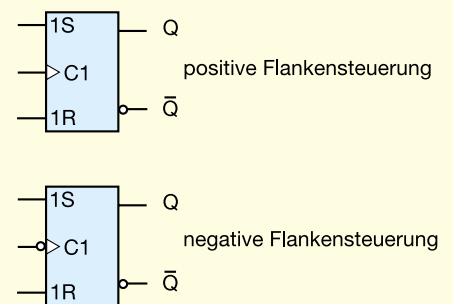
Das von der Funktion her bereits bekannte D-Flip-Flop übernimmt bei Flankensteuerung das Datenbit bei einer Flanke des Taktsignals. Bis auf den abgeänderten Takteingang entspricht es dem taktzustands-gesteuerten D-Flip-Flop.

Im TTL-Baustein 74X74 und CMOS-Baustein CD 4013 stehen jeweils 2 solcher D-Flip-Flops zur Verfügung. Abbildung 27a zeigt das entsprechende Schaltzeichen bei Ansteuerung durch die positive Taktflanke.

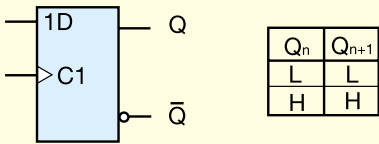
Oftmals, wie z. B. bei einem Zähler, wird ein Flip-Flop benötigt, das bei jedem Impuls in den anderen stabilen Zustand kippt, also ein Frequenzteiler durch 2. Leicht läßt sich so ein Flip-Flop realisieren, indem man bei einem flankengesteuerten D-Flip-Flop den Ausgang  $\bar{Q}$  auf den D-Eingang zurückkoppelt. So wird bei jeder Taktflanke das Inverse des vorherigen Zustands eingespeichert. Abbildung 27b zeigt eine solche Schaltung mit dem CD 4013 in zweistufiger Ausführung inklusive Ansteuerung sowie die entsprechenden Ausgangssignale.

### T-Flip-Flop, einflankengesteuert

T-Flip-Flop steht für „toggle“-Flip-Flop, also „Hin- und Herkippen“, und soll hier nur der Vollständigkeit halber erwähnt werden. Ein solches Flip-Flop teilt das anliegende Clock-Signal durch 2, entspricht also in der Funktion dem vorher beschriebenen zurückgekoppelten D-Flip-Flop. Abbildung 28 zeigt das entsprechende Schaltzeichen bei Ansteuerung durch die positive Taktflanke.



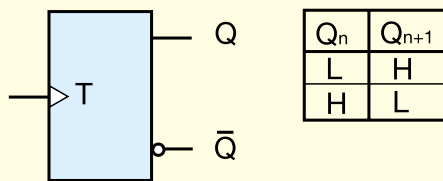
**Bild 26: Einflankengesteuertes RS-Flip-Flop: Schaltzeichen für positive und negative Flankensteuerung.**



**Bild 27a:** Das einflankengesteuerte D-Flip-Flop bei Ansteuerung durch die positive Taktflanke.

**JK-Flip-Flop, einflankengesteuert**

Das JK-Flip-Flop ist ein Universal-Flip-Flop und kombiniert die Eigenschaften des RS-Flip-Flops mit denen des T-Flip-Flops. Es besitzt die beiden Eingänge „J“ und „K“, durch deren Beschaltung wir das Verhalten bestimmen können. Im Normalfall verhält sich das JK-Flip-Flop wie ein RS-Flip-Flop, d. h. H-Pegel am Eingang J bedeutet Setzen, H-Pegel an K bedeutet Zurücksetzen und J und K auf L-Pegel bedeutet Speichern. Tritt jedoch die für ein RS-Flip-Flop verbotene Eingangskombination  $J=K=H$  auf, führt dies nicht zu einem undefinierten Verhalten, sondern zum Kippen in den anderen stabilen Zustand. Schaltet man also den J- und den K-Eingang eines JK-Flip-Flops auf H-Pegel, so verhält es sich wie ein T-Flip-Flop. Abbildung 29 zeigt das entsprechende Schaltzeit-



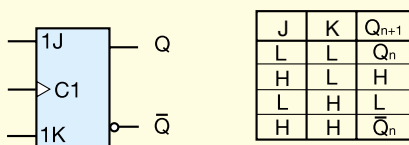
**Bild 28:** T-Flip-Flop mit Ansteuerung durch positive Taktflanke.

chen bei Ansteuerung durch die positive Taktflanke.

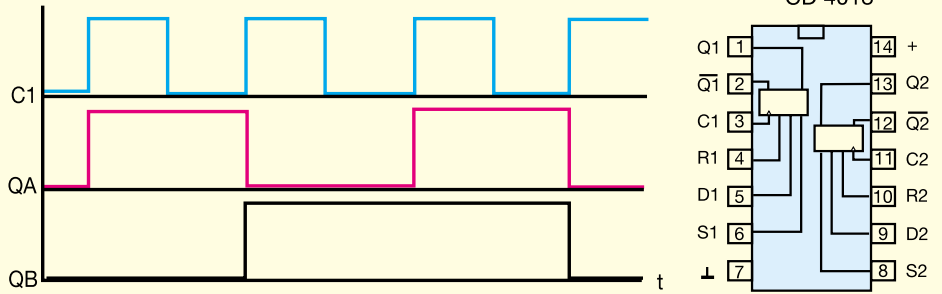
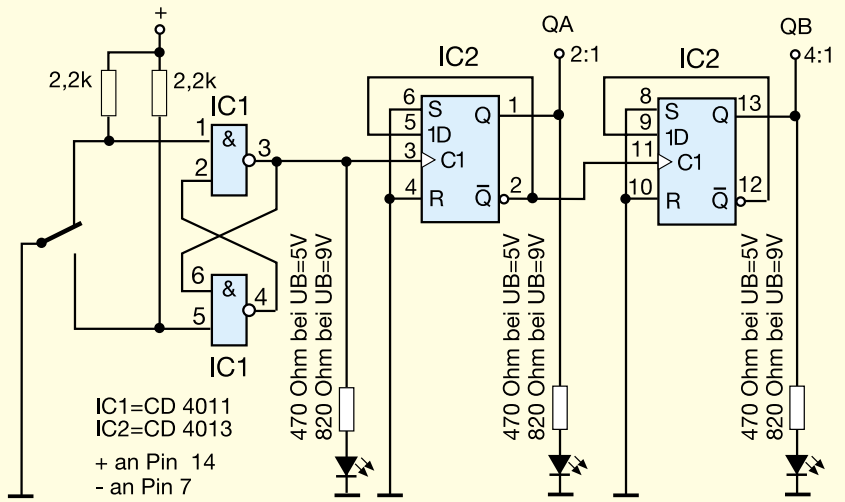
**RS-Flip-Flop, zweiflankengesteuert**

Es kann vorkommen, daß man ein Flip-Flop benötigt, das auch unter erschwerten Bedingungen einen sicheren Betrieb ermöglicht. Liegt z. B. bei einem einflankengesteuerten Flip-Flop eine langsame Taktflanke an, kann beim Hintereinanderschalten mehrerer Flip-Flops der Fall eintreten, daß das Eingangssignal sozusagen „durchrutscht“ und bei einer Taktflanke mehrere Flip-Flops schalten.

Dies läßt sich durch den Einsatz von



**Bild 29:** JK-Flip-Flop mit Ansteuerung durch positive Taktflanke.

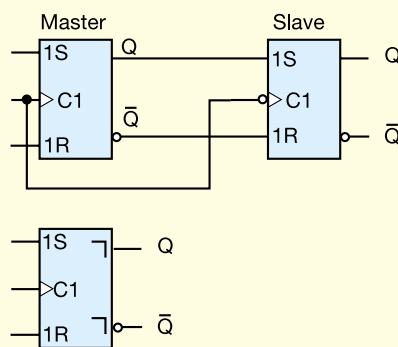


**Bild 27b:** 4:1-Teiler mit zwei D-Flip-Flops, dazu die Pinbelegung des eingesetzten CMOS-D-FF 4013 und das zugehörige Impulsdiagramm.

zweiflankengesteuerten Bausteinen sicher vermeiden. Dabei sind im Prinzip zwei Flip-Flops hintereinandergeschaltet, von denen das erste mit der positiven Flanke und das zweite mit der negativen Flanke arbeitet, siehe Abbildung 30. Bei der positiven Flanke übernimmt das erste Flip-Flop die Information, die bei der negativen Flanke in das zweite Flip-Flop und somit auf den Ausgang gelangt. Dabei nennt man das erste Flip-Flop „Master“ und das zweite „Slave“. Solche Master-Slave-Flip-Flops erkennt man daran, daß im Schaltbild eine negative Flanke vor den Ausgängen eingezeichnet ist. Ansonsten entspricht die Funktion dem einflankengesteuerten RS-Flip-Flop.

**JK-Flip-Flop, zweiflankengesteuert**

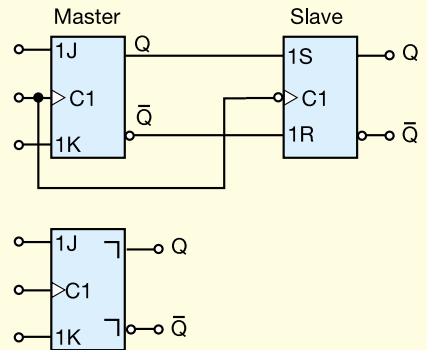
Den Abschluß unseres kleinen Streifzuges durch die Welt der Flip-Flops macht



**Bild 30:** Mittels einer RS-Flip-Flop-Kombination aus Master- und Slave-Teil entsteht das störsichere zweiflankengesteuerte RS-Flip-Flop.

das zweiflankengesteuerte JK-Flip-Flop, das die gebräuchlichste Form der zweiflankengesteuerten Flip-Flops ist. Der Aufbau entspricht im wesentlichen dem zweiflankengesteuerten RS-Master-Slave-Flip-Flop, jedoch wurde der Master durch ein JK-Flip-Flop ersetzt, siehe Abbildung 31. Der „Slave“ bleibt ein RS-Flip-Flop, da die Ausgänge des Masters ja sowieso nie gleichzeitig H-Pegel führen können. Der Unterschied zum einflankengesteuerten JK-Flip-Flop liegt nur darin, daß das Ausgangssignal erst nach der negativen Taktflanke erscheint.

Mit der vorhergehenden Betrachtung der verschiedenen Flip-Flop-Typen haben wir uns die Grundlagen für das Verständnis des folgenden Teils erarbeitet, in dem wir einen Zähler bis 16 kennenlernen, das Zählergebnis anzeigen und weiteres über das Binärsystem lernen. **ELV**



**Bild 31:** Das zweiflankengesteuerte JK-Flip-Flop besteht aus der Kombination eines JK-Flip-Flops mit einem RS-Flip-Flop.