

Der eigene Schaltkreis - PLD-Einsteiger-Set Teil 1

Die PLD-Chips von Lattice erlauben in Zusammenarbeit mit der zugehörigen Entwicklungs- und Compiler-Software das einfache Kreieren eigener, auch komplexer Schaltkreisfunktionen aus Grundgattern und damit individuelle Schaltkreisapplikationen mit minimalem Entwicklungsaufwand. Wir stellen im ersten Teil des Artikels die PLDs und im zweiten Teil das zugehörige Entwicklungssystem und seine Handhabung ausführlich vor.

Schaltkreisdesign home made?

Der Mikroprozessor ist bei der Steuerung von digitalen Schaltungen heute allgegenwärtig, und sei es „nur“ in der Form eines einfach programmierbaren PICs. Aber zum einen ist das Programmieren eines Prozessors keinesfalls jedermanns Sache, zum anderen rechtfertigen bestimmte Schaltungen auch nicht den Aufwand einer Softwareentwicklung. Dazu kommt, dass die meisten Mikroprozessorschaltungen auf relativ geringe Taktfrequenzen beschränkt sind, die manche Anwendung einfach verbieten und man gezwungen ist, mit diskreten Bauelementen zu bauen.

Programmierbare Logikbausteine hingegen ermöglichen heute aufgrund ihrer enormen Komplexität die Realisierung selbst aufwändiger Digitalisierungen auf einem Chip, erlauben eine Umprogrammierung bei Schaltungsänderungen und tragen erheblich zu immer kompakteren

und aufgrund der gesenkten Bauelementezahl ausfallsichereren Elektronikbaugruppen bei. Fassen sie doch nahezu beliebige Funktionen vieler herkömmlicher Digitalisierungen auf nur einem, frei programmierbaren Chip zusammen. Darüber hinaus erlauben sie die Realisierung auch sehr schneller Digitalisierungen, die mit Frequenzen bis weit über 100 MHz arbeiten.

Dazu gehören heute komfortable Entwicklungsumgebungen, die die bequeme Schaltungsentwicklung über eine grafische Bedienoberfläche erlauben, die entwickelte Schaltung auf volle Funktionstüchtigkeit und Einhaltung aller Parameter testen, die Auswahl des richtigen Chiptyps ermöglichen, die aus dem Schaltplan in Programmlisten umgesetzte Schaltung kompilieren und schließlich auf den Chip übertragen.

Damit hat der Entwickler, ob im Groß- oder Kleinbetrieb, aber auch der private Nutzer, ein leistungsfähiges System in der Hand, das die Kreierung seiner eigenen

Schaltkreise erlaubt. So darf man die Überschrift dieses Kapitels denn ernst nehmen.

Das MACH-Starterkit

Lattice/Vantis, weltweit einer unter den größten Herstellern programmierbarer Logikbausteine, stellt hierfür unter anderem die MACH-Schaltkreisfamilie in verschiedenen Gehäusen (PLCC, PQFP, TQFP oder BGA) zur Verfügung. Um den Einstieg in das Programmieren dieser Bausteine zu erleichtern, ist ein Starter-Kit (Abbildung 1) erhältlich, das eine komplette Entwicklungsumgebung einschließlich der Programmiersoftware für den Chip, eine Experimentier- und Programmierplatine für 44-polige PLCC-Chips sowie zwei MACH-Schaltkreise für die ersten Gehversuche enthält. Die Platine wird über ein mitgeliefertes Programmierkabel mit der parallelen Schnittstelle eines PCs verbunden. Sie enthält vier LED-Siebensegment-Anzeigen, Bedientaster, Taktfrequenz-Jumper,



Bild 1: Das MACH 4-Starterkit

um die einprogrammierte Funktion testen bzw. Abläufe verfolgen zu können. Alle Pins des MACH-Schaltkreises sind über Steckerleisten zugänglich, so dass die Einbindung in die Anwenderschaltung bereits im Laborstadium stattfinden kann.

Die Platine muss je nach MACH-Typ mit einer stabilisierten Betriebsspannung von 5 oder 3,3 V (max. 500 mA) versorgt werden.

Die mitgelieferte CD-ROM enthält nicht nur die Entwicklungs- und Programmiersoftware, hier ist auch eine äußerst umfangreiche Dokumentation einschließlich Datenblattsammlungen, Grundlagenliteratur usw. enthalten (.pdf-Format).

Aktuellste Informationen, Applikationsbeispiele, Software-Updates, Literatur zum Thema usw. halten die Web-Sites von Lattice/Vantis bereit (www.latticesemi.com).

Wie das ganze Kit zusammenwirkt, zeigt Abbildung 2.

Der MACH-CPLD im Detail

Programmierbare Logikbausteine gibt

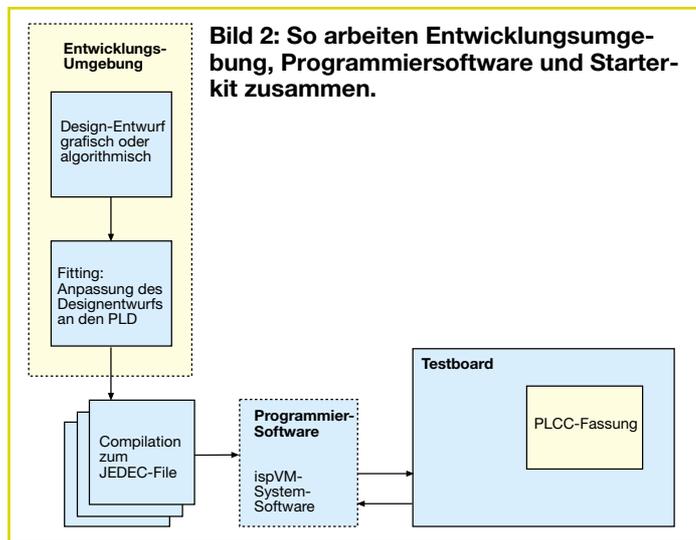
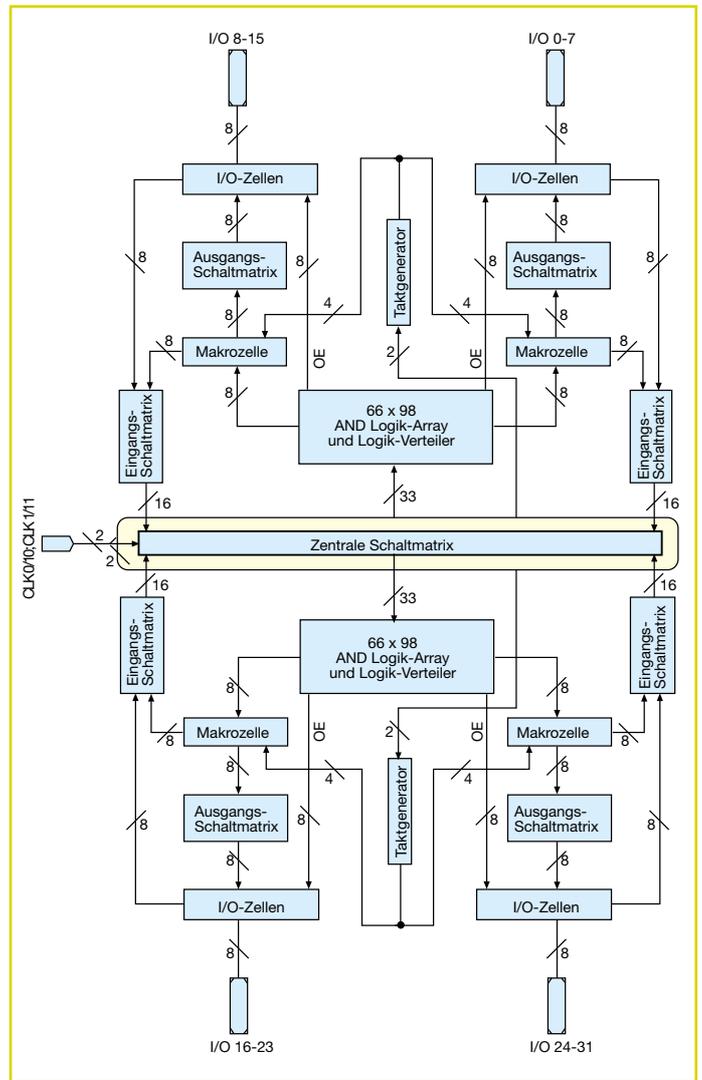


Bild 2: So arbeiten Entwicklungsumgebung, Programmiersoftware und Starterkit zusammen.

Bild 3: Das Blockschaltbild, hier für die Typenreihe M4-32/32



es schon lange, man kennt sie als GAL, PAL, PLD und FPGA. Die hier betrachtete MACH-Schaltkreisfamilie gehört zu den PLDs (Programmable Logic Device). Komplett heißen die Schaltkreise CPLD, das C steht für Complex. Ein komplexes Innenleben haben sie schon, wenn man das Blockschaltbild des kleinsten Bausteins in Abbildung 3 betrachtet. Ein wesentliches Bewertungsmerkmal für die Leistungsfähigkeit ist die verfügbare Anzahl der Makrozellen, die wir später noch genau beschreiben, und die der verfügbaren Register. Ersteres reicht beim hier betrachteten MACH 4-System von 32 bis 256 Makrozellen mit 32 bis 384 Registern. Entsprechend überstreichen die Gehäuse die Bandbreite zwischen 44 und 256 Pins. Apropos Bandbreite - die Grenzfrequenz beträgt maximal 111 MHz. Die CPLDs zeichnen sich durch eine hohe Anzahl von Ein- und Ausgängen (32), eine Ein- und Ausgangsschaltmatrix mit 96

Flip-Flops aus. Integrierte Taktgeneratoren mit Taktflankenauswahl und die Möglichkeit des synchronen oder asynchronen Betriebs ergänzen die vielfältige Ausstattung. Die Programmierung ist auch in einem laufenden System möglich (JTAG-(IEEE 1149.1) Interface), der Einsatz kann je nach Typ sowohl in 5- als auch in 3,3-V-Systemen erfolgen.

Das Pinout für die mit dem Starterkit gelieferten CPLDs vom Typ M4-32/32 (32 Makrozellen/32 I/O-Pins) ist in Abbildung 4 gezeigt.

Die Architektur des MACH-CPLDs beruht auf mehreren, so genannten PAL-Blöcken, die durch eine zentrale Schaltmatrix miteinander verbunden sind. Diese regelt die Kommunikation zwischen den PAL-Blöcken und verteilt die Input-Signale zu diesen. Die hohe Flexibilität der Makrozellen beruht auf der flexiblen Anbindung an die so genannten Produktterme über den XOR-Logikverteiler. Weiterhin sind die I/O-Pins flexibel mit den Makrozellen über die Ausgangsschaltmatrix zu verbinden. Abbildung 5 zeigt die innere Struktur und die Anbindung der PAL-Blocks an die zentrale Schaltmatrix und untereinander. Interne Signale Rückführungen zwischen den einzelnen Logikstufen finden ebenfalls über die zentrale Schaltmatrix statt. Diese stellt übrigens den we-

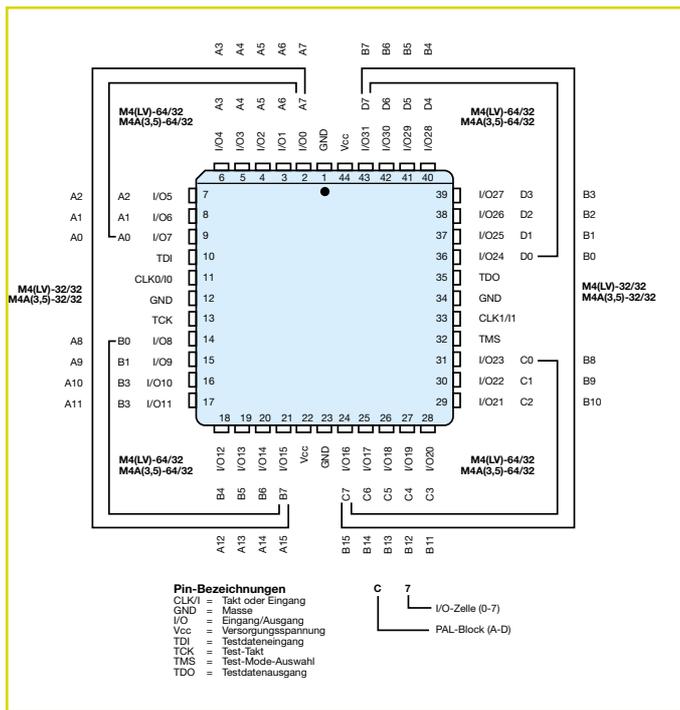


Bild 4: Das Pinout der MACH 4-Familie (bis 64/32) im 44-poligen PLCC-Gehäuse

sentlichen Unterschied zu den herkömmlichen PALs dar und macht die Flexibilität des CPLDs wesentlich aus.

Jeder PAL-Block besteht aus einem AND-Logik-Array für die Produktterme mit 33 Eingängen, dem XOR-Logikverteiler, den Makrozellen, der Ausgangs-Schaltmatrix, I/O-Zellen, Eingangsschaltmatrix und Taktgenerator. Das hört sich kompliziert an, muss aber beim Schaltungsentwurf nur an wenigen Stellen berücksichtigt werden - die Verteilung regelt die Programmiersoftware.

Die Makrozellen

Sie bilden das zentrale Element jedes PAL-Blocks. Sie bestehen aus einem Flip-Flop als Speicherelement, einem Router (Umschalter, der bei der Programmierung

die internen Signalwege einstellt), einem Takt-Multiplexer und einer Initialisierungssteuerung (Abbildung 6). Die Makrozelle kann sowohl synchron als auch asynchron betrieben werden. Für kombinatorische Schaltungen wird grundsätzlich der synchrone Modus genutzt, er unterstützt u. a. höhere Taktfrequenzen als der asynchrone Modus.

Das Flip-Flop ist als D-FF oder T-Latch programmierbar, J-K-FF sind emulierbar. Weitere Konfigurationen sind möglich. In

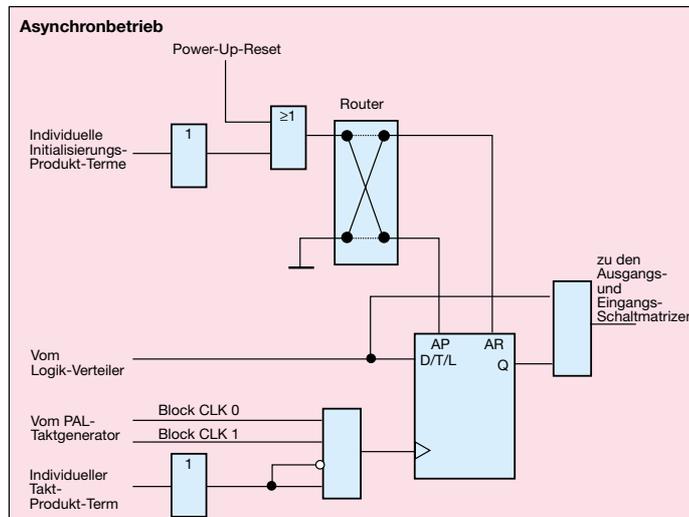
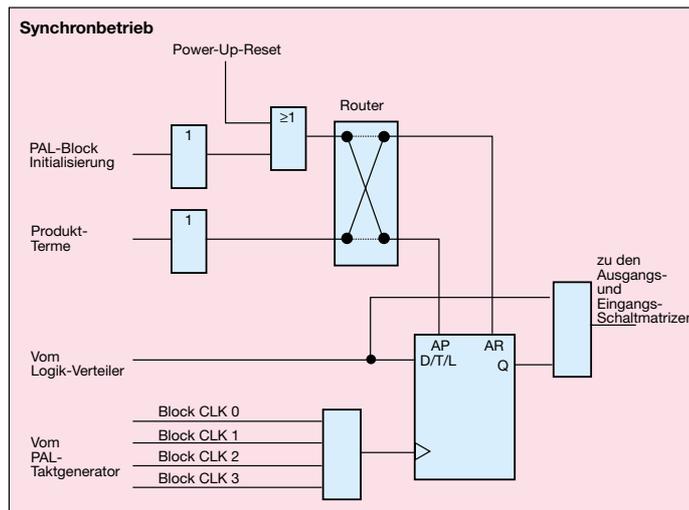


Bild 6: Die Schaltung der Makrozelle für synchronen und asynchronen Betrieb

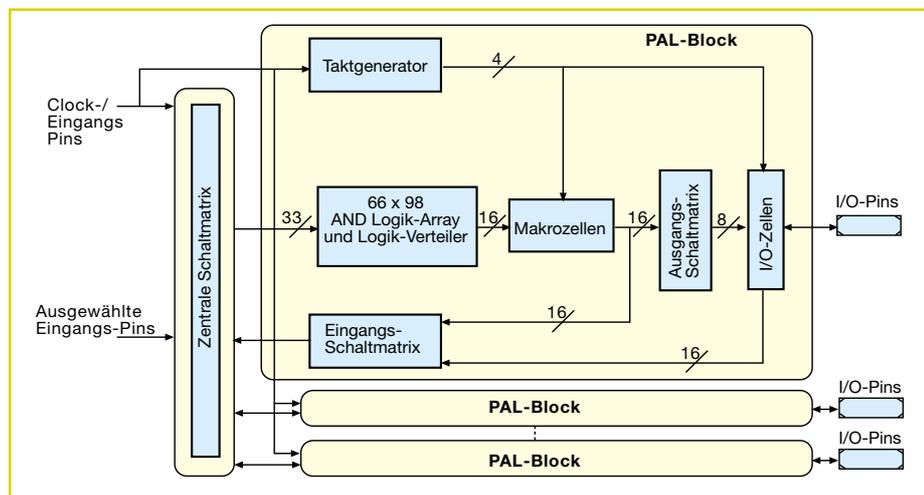


Bild 5: Die innere Struktur und die Anbindung der PAL-Blocks an die zentrale Schaltmatrix und untereinander.

allen Betriebsarten ist die Eingangspolarität programmierbar.

Die Initialisierungssteuerung ist sowohl als Power-Up-Reset wie auch als Power-Up-Pre-Set programmierbar.

Die Ausgangs-Schaltmatrix

Die Ausgangs-Schaltmatrix erlaubt die Verteilung der Makrozellen-Ausgänge auf die verschiedenen I/O-Zellen des PAL-Blocks. Dies ermöglicht eine Flexibilität des Pinouts und erlaubt Designänderungen für ein effektiveres Pinout. Dabei sind die Verhältnisse von Makrozelle zu I/O-Zellen bei den verschiedenen MACH-Typen unterschiedlich (Ratio).

An der bisherigen Beschreibung, die sich in englischer Fassung inklusive Detailschaltungen über 64 Seiten erstreckt und auf der CD-ROM zum Starterkit enthalten ist, kann man leicht ersehen, welche Ressourcen in diesem programmierbaren Schaltkreis stecken. Wie die Programmierung der eigenen Schaltung mit Hilfe des Entwicklungssystems „ispDesignEXPERT“ erfolgt, beschreiben wir im zweiten Teil des Artikels.

