

Vom Schaltungsentwurf bis zum Gerber-Plot - TARGET 3001! V9

Der digitale Werkzeugkasten für den Entwickler - sämtliche für das Schaltplan- und Leiterplattendesign benötigten Werkzeuge wie aus einem Guss: Alle Projektdateien in einer zentralen Datei, keine neu zu erarbeitende Bedienoberfläche, alles, vom Schaltplan über die Schaltungssimulation, Layout mit Auto-Platzierer, Auto-Router bis zur EMV-Analyse in nur einem Programm beisammen! Damit kann die Schaltungsentwicklung zügig und lückenlos in die Platinenentwicklung übergehen und der Entwickler kann in sehr kurzer Zeit die fertigen Daten zum Platinenhersteller geben oder selbst absolut professionelle Platinen herstellen. Wir stellen das Programmsystem TARGET 3001! V9 vor.

Ein Ziel vor Augen

Als wir vor ca. 7 Jahren erstmals einen Querschnitt durch eine Reihe Schaltungsentwicklungs- und Layoutprogramme vorstellten, war auch eine Ingenieurfirma

Friedrich dabei, mit einem Platinenentwurfssystem, dessen Namen heute fast prophetisch scheinen mag: TARGET bzw. der Vorgänger RULE.

Ganz treue Leser werden sich vielleicht erinnern, TARGET glänzte schon damals durch eine in dieser (DOS-) Zeit eher unty-

pisch komfortable Bedienoberfläche, leichte Bedienbarkeit und professionelle Ausgabemöglichkeiten.

Qualität setzt sich eben durch und so verwundert es heute nicht, dass die Kontinuität des deutschen Ingenieurbüros zu einer Software für den Schaltungsentwickler

geführt hat, die sich in der international renommierten Spitzengruppe durchaus sehen lassen kann. Und das zu Preisen, die sich eher an der unteren Grenze der Branche orientieren. Die Light-Version, die voll funktionsfähig bis 400 Pins, auch relativ anspruchsvolle Amateurprojekte zulässt, kostet unter 80 DM, die unbegrenzte Vollversion für den professionellen Schaltungsentwickler knapp unter 2900 DM. Hier muss sich so manche Konkurrenz bereits warm anziehen, bietet doch TARGET in der aktuellen Version wirklich alles, was sich der Elektronik-Designer an Handwerkszeug vorstellen kann.

In nur einem Programmpaket findet er alle Werkzeuge, die man benötigt, um den professionellen Weg vom ersten Schaltungsentwurf bis zur Datenübergabe an den Leiterplattenhersteller zu gehen.

Auch die Datenverwaltung der sonst vielfältigen, beim Entwurfsprozess entstehenden Dateien ist bei TARGET 3001! besonders einfach gelöst - alle Daten werden in nur einer einzigen Datei abgelegt, sodass die Übersicht über alle Projekte besonders leicht fällt.

Betrachtet man die Features der Software (Tabelle 1), so mag man meinen, dass an die Hardware besonders hohe Anforderungen gestellt werden. Mitnichten, denn eigentlich reicht schon ein 486DX-Prozessor, ein Pentium oder K6 wird jedoch empfohlen. Die geforderte Speicher-Mindestausstattung mit 32 MB RAM ist genauso wenig außergewöhnlich wie eine VGA-Grafikkarte mit 600 x 800 Pixeln und 256 Farben, ein CD-ROM-Laufwerk, ein 3,5"-Diskettenlaufwerk und als Betriebssystem jedes MS Windows ab Version 95 einschließlich NT 4.

Bevor wir das Programm etwas näher vorstellen, sei für den professionellen Anwender noch erwähnt, dass der Hersteller auch ein komplettes Produktpaket, „Design Station“, bestehend aus TARGET V 9 professional und V9Simulation professional anbietet, das für Schaltungssimulationen eine unbegrenzte Knotenzahl ermöglicht. Dazu kommt ein Chipdesigner-Programm für den professionellen Chip-Entwickler. Man kann sich so ein komplettes Design-System aus einem Guss zusammenstellen, ohne Konvertierungsprobleme usw.

Wer jetzt denkt, TARGET ist nur etwas für den Profi, liegt falsch. Bereits die nur 79 DM kostende Light-Version enthält die gesamte Funktionalität, lediglich die Pinzahl und die Knotenanzahl der Simulation sind eingeschränkt.

Ein animierter Kurs auf der CD-ROM führt den Einsteiger in die Arbeit mit dem Programm ein. Dieser ist auch willkommene Kompakt-Grundlage dieses Artikels, denn die Beschreibung aller Funkti-

onen würde eine lange Artikelserie bedeuten...

Lieferumfang

Zum Lieferumfang des Programms gehören:

- das Programm TARGET 3001!
- das Simulationsprogramm
- mehrere Symbolbibliotheken
- mehrere Gehäusebibliotheken
- Ausgabetreiber für Postscript-Treiber, Gerber-Format, Excellon- und Sieb & Meyer-Bohrautomaten, DXF-Treiber etc.
- ASCII-Datenschnittstelle
- Konverter (für ältere Versionen von TARGET und RULE)
- die Datei LIESMICH.TXT mit aktuellen Informationen und Ergänzungen zum Handbuch
- weitere Dateien zur Demonstration
- eine komplette Dokumentation als Online-Hilfe im HTML-Format und je nach Version auch ein gedrucktes Handbuch.

Das System wird ständig gepflegt, über das Internet sind innerhalb der jeweiligen Version kostenlose Updates ladbar. Ebenso findet man hier weitere Bibliotheken und ein Forum, das auch den engen Kontakt zum Hersteller hält.

Was ist TARGET?

TARGET 3001! ist ein objektorientiertes 32-Bit-Schaltplan-, Simulations- und Platinenentwicklungssystem. Es ist ein teilweise automatisches Werkzeug, das den Entwickler von der Zeichnung des Schaltplans über die Simulation bis zur Platinenherstellung mit anschließender EMV-Analyse unterstützt. Schaltplan, Simulation, Platine und EMV-Check werden von TARGET gemeinsam verwaltet und bearbeitet, sodass Änderungen im jeweils anderen Teil entweder automatisch mit erledigt werden oder zumindest sofort bekannt sind. Eine inkonsistente Datenbasis ist somit ausgeschlossen und das fehlerträchtige Konvertieren verschiedener Datenformate (meist Netzlisten) unterschiedlicher Programmmodule entfällt.

TARGET verfügt über erweiterbare Symbol-, Modell- und Gehäusebibliotheken und kann bei Bedarf Stück- und Netzlisten generieren. Die Bauteile sind von Hand oder automatisch platzierbar und jederzeit nachträglich manipulierbar. Der Entwickler kann am Bildschirm Platinen interaktiv und/oder automatisch entflechten. Diese sind mit Hilfe der verschiedenen Ausgabetreiber in Daten für CAM-Prozesse wandelbar.

Besonders hervorzuheben sind folgende Fähigkeiten und Features:

- hierarchisches Design mit der Möglich-

- keit Bestückungsvarianten zu erzeugen
- maßstabsrichtige Darstellung auch am Bildschirm (Weltkoordinaten)
- Programm und Handbuch in deutscher Sprache
- Schaltplan, Simulation, Platine und EMV-Analyse in einer Datei (keine Versionskonflikte)
- Schaltplan, Simulation, Platinen-Auto-router und EMV-Analyse aus einem Guss (geringer Lernaufwand)
- direkte Forward- und Back-Annotation (Echtzeit Datenintegration)
- Schaltplan, Simulation, Platine, EMV-Analyse gleichzeitig in verschiedenen Fenstern am Bildschirm
- automatisch umfließende Masseflächen, Änderungen online (Echtzeit Masseflächen)
- flexibel (nachträgliche Änderung von Bauteilen)
- Windows-Schriftarten (nicht bei Gerber)
- Austausch von Modulen zwischen verschiedenen Projekten über die Zwischenablage
- Export von Grafiken im Metafile-Format über die Zwischenablage zu Doku-Zwecken (z. B. Platine skalierbar einfach in ein WORD-Dokument einfügen, ohne dass diese in Pixel zerfällt)
- Unabhängigkeit von Grafikkarten und Druckertreibern.

Die Schaltungsentwicklung

Für das Entwickeln und Zeichnen der Schaltung bietet die im Übrigen bei allen Arbeiten einheitliche Bedienoberfläche zahlreiche, zum Teil automatisierte, den Bediener unterstützende Werkzeuge. So werden z. B. Verbindungen teilautomatisiert gelegt, man muss nicht mühsam positionieren.

Die einzelnen Bauteile werden einer umfangreichen Bibliothek entnommen, die jederzeit erweiterbar ist. Dabei ist jedes Bauteil auch nachträglich, etwa in den Bezeichnungen, Werten, Pinbezeichnungen usw. direkt in der Schaltung änderbar.

Die Auswahl aus der Bibliothek ist besonders komfortabel, sowohl eine komplette Anschlussgrafik als auch Erläuterungen zum Bauteil sind auf einen Blick zu sehen.

Will man später, wie erwähnt, das Bauteil nochmals modifizieren bzw. sich einen Überblick über die Bauteildaten verschaffen, stehen die Parameter nach einem Doppelklick auf das Bauteil übersichtlich bereit.

Das Verschieben eines Bauteils ist eine ganz einfache Übung, auch, wenn alle Anschlüsse bereits verdrahtet sind. Alle Anschlüsse werden per Gummiband-Funktion einfach hinterher gezogen und sitzen am neuen Bauteilstandort sofort wieder an ihrem Platz (Abbildung 1).

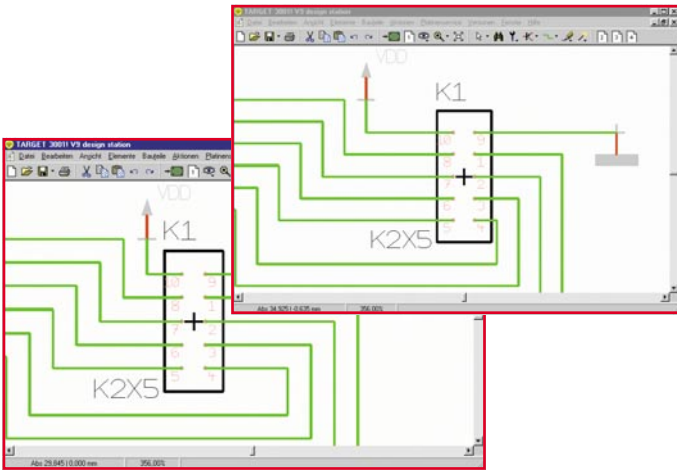


Bild 1: Beim Versetzen von Bauteilen werden alle Anschlüsse automatisch mitgenommen.

Das Zeichnen der Verbindungen wird durch „magnetische“ Fangkästchen erleichtert, die Verbindung wird teilautomatisch zwischen den gewählten Anschlusspunkten gezogen.

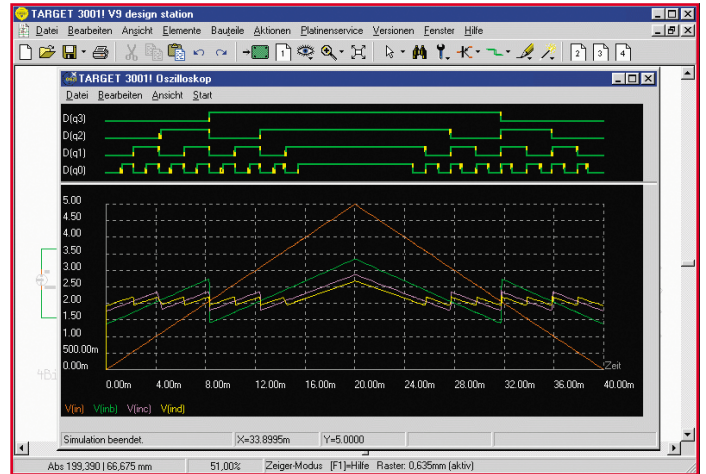


Bild 3: Die Signalbilder einer Mixed-Mode-Schaltung bei der Simulation

Schaltungssimulation

Die neue Version von TARGET enthält auch einen PSpice- und Spice3f5-kompa-

tibles Simulator, der die Simulation der entworfenen Schaltung erlaubt. Dabei ist sowohl die rein analoge oder digitale als auch eine Mixed-Mode-Simulation möglich. Mit Hilfe der oszillografischen Echtzeit-Signalanzeige (Transienten- oder AC-orientiert) ist die Funktion der Schaltung bis ins Detail kontrollierbar. Abbildung 3 zeigt die Signalbilder einer Mixed-Mode-Schaltung.

Zahlreiche Bauteile der Programmbibliothek besitzen für die Schaltungssimulation so genannte Simulationsmodelle. Aber auch viele namhafte Hersteller liefern zu ihren Bauteilen PSpice-kompatible Simulationsmodelle. Mittels eines entsprechenden Browsers kann man das Modell suchen, die Pinzuordnung realisieren usw. (Abbildung 4).

Erfahrene PSpice-Benutzer können Modelle auch direkt im PSpice-Modelleditor schreiben. Wer nicht programmieren möchte, kann ein Modell auch über die grafische Methode direkt aus dem Schaltplan herausdefinieren und so ganze Schaltungsteile als Modell herstellen, das dann später auch in anderen Schaltungen einsetzbar ist. Abbildung 5 zeigt einen Teil des Ablaufs einer Generierung.

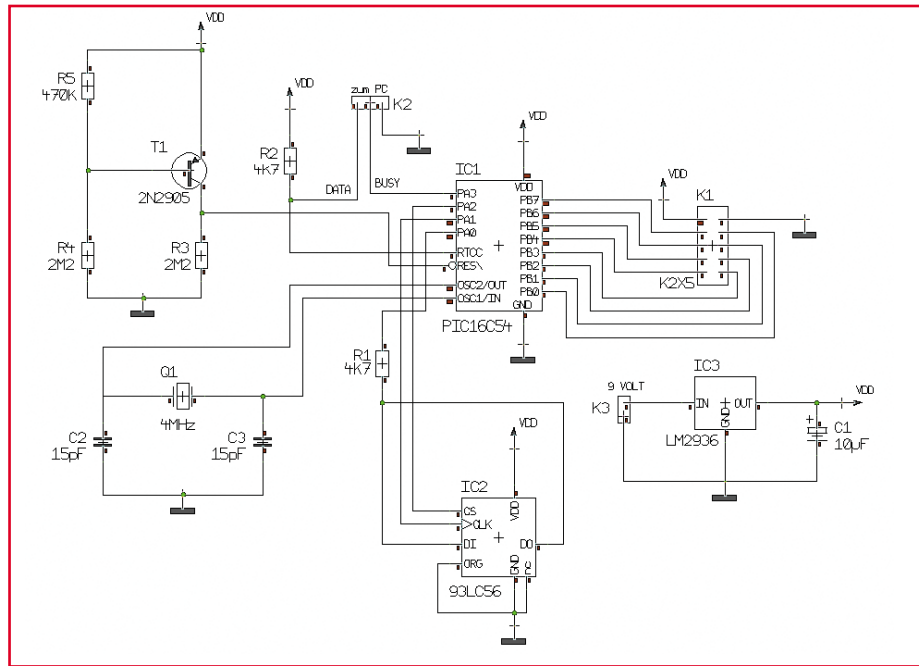


Bild 2: Eine fertig gezeichnete Schaltung

Ein so genannter Bus-Assistent erlaubt die automatische Verteilung umfangreicher Schaltungen auf bis zu 100 Seiten. Dabei behält das System alle zugehörigen Verbindungen und Signale im Griff, sodass eine spätere Simulation und Zusammenführung auf eine Platine problemlos möglich ist.

Insgesamt ist so die Schaltung recht schnell und einfach zu entwerfen und professionell, inklusive Kommentaren, Daten usw., zu zeichnen. Natürlich verfügt das Programm auch über umfangreiche und leistungsfähige Zoomwerkzeuge, die stufenlos und schnell arbeiten. Abbildung 2 zeigt eine fertige Zeichnung.

Bild 4: Viele Hersteller liefern Simulationsmodelle zu ihren Bauteilen.

```

*Linear Technology LF355 op amp model
*Written: 05-10-1990 18:12:34 Type: PFET input, internal comp.
*Typical specs:
*Vos<3.0E-03, Ios<3.0E-11, Ios<3.0E-12, GBP<2.5E+06Hz, Phase mar = 45 deg.
*SR(low)=6.0E+00V/us, SR(high)=1.2E+01V/us, Av=106.0dB, CMRR=100.0dB.
*Vsat(+)=2.0V, Vsat(-)=2.0V, Iosc=+/25mA, Rout=100ohms, Iq=2mA.
*(input cm clamp "optional")

*Connections: + - V+V-D
subckt LF355/LT 3 2 7 4 6
input
vcm2 4 4 2.0000E+00
d1 40 80 2.1221E+03
d2 40 80 2.1221E+03
1 80 102 12 m1
2 90 103 12 m2
d3 2 3 4.0000E-12
g1 2 102 2.0000E+00
g2 3 103 2.0000E+00
c1 80 90 1.5000E-11
iss 7 12 2.4000E-04
gost 7 12 90 80 1.2000E-04
*intermediate
gcm 0 8 12 0 4.7124E-09
gs 8 0 80 90 4.7124E-04
2 8 0 1.0000E+05
c2 1 8 3.0000E-11
gb 1 0 8 0 4.2768E+01
e2 1 0 9 9.0000E+01
output
res 1 6 1.0000E+00
e1 18 0 1 6 1.5963E+01
gcl 0 8 20 0 1.0000E+00
d1 20 0 1.0000E+03
d1 19 20 dnt
d2 20 18 dnt
                
```

```

d3a 131 70 dnt3
d3b 131 31 dnt3
gpl 0 8 70 7 1.0000E+00
vc 13 6 3.1360E+00
vcc 7 70 1.0000E+04
rpb 7 131 1.0000E+05
d4a 60 141 dnt3
d4b 141 141 dnt3
gnt 0 8 60 4 1.0000E+00
ve 6 14 3.1360E+00
mlo 60 4 1.0000E-04
emb 141 4 1.0000E+05
ep 7 4 1.7600E-03
gsub 4 7 cm2
*models
model m1 pfl (s=3.1500E-11 beta=4.6264E+04 vto=1.000000E-00)
model m2 pfl (s=2.9500E-11 beta=4.6264E+04 vto=3.970000E-01)
model dnt1 d (s=1.0000E-19)
model dnt2 d (s=8.0000E-16 bv=4.3200E+01)
model dnt3 d (s=1.0000E-16)
model dnt4 d (s=1.0000E-09)
ends
                
```

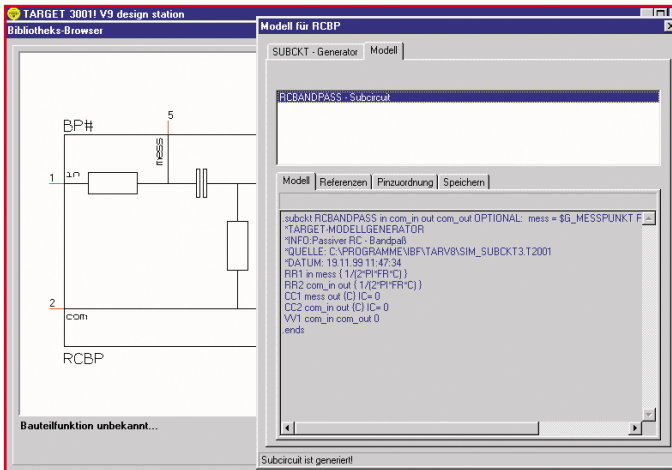


Bild 5: Modelle sind auch über die grafische Methode mit einem Modellgenerator erzeugbar.

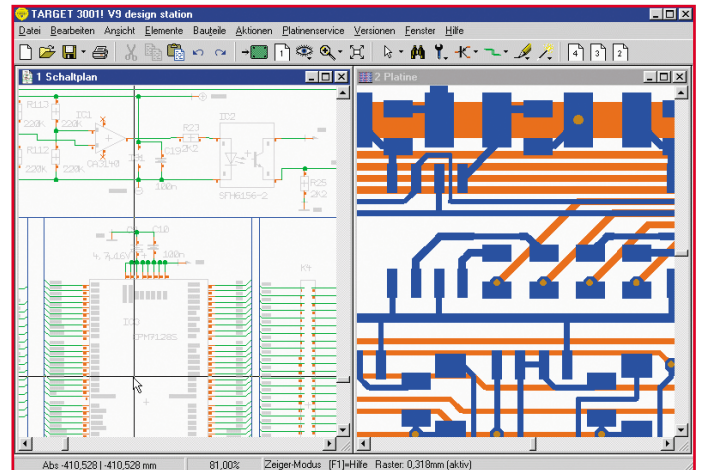


Bild 6: Forward-/Backward-Annotation in Aktion - jede Veränderung wird in der Schaltung und auf der Platine berücksichtigt.

Fließender Übergang zur Platine

Ist die Schaltung fertig erstellt und bei Bedarf durch die Simulation getestet, kann sofort, ohne das Programm wechseln zu müssen, zum Platinenlayout übergegangen werden. Auch hier ist das Arbeiten recht bequem. Mit einer Taste kann man zwischen Schaltplan und Platine hin- und herschalten, alternativ sind beide gleichzeitig in Fenstern darstellbar (Abbildung 6).

Dabei besteht ständig eine logikorientierte Verbindung zwischen Schaltung und Platine. Wird z. B. ein Bauteil auf der Platine markiert, erfolgt dies gleichzeitig auch in der Schaltung. Damit es besser in der Schaltung zu finden ist, wird der betreffende Schaltungs- bzw. Platinenteil automatisch gezoomt (Abbildung 7).

Das Programm analysiert die Schaltung und schlägt eine Gehäuseform für jedes Bauteil vor (Abbildung 8). In einer Auswahltable sind alle verfügbaren Gehäuseformen gelistet und auch manuell aus-

wählbar. So kann man z. B. schnell zwischen DIL- und den äquivalent verfügbaren SMD-Gehäusen umschalten.

Die Platzierung kann automatisch (Abbildung 9) oder manuell erfolgen. Dabei ist es möglich, zunächst die größeren Bauteile von Hand zu platzieren und dann den Rest vom Auto-Platzierer erledigen zu lassen. Verschiebt man später ein Bauteil, so folgen seine Verbindungen automatisch als Gummibänder (Abbildung 10).

Bis zuletzt kann man übrigens immer wieder Korrekturen an der Schaltung vornehmen, die sofort automatisch in das Platinenlayoutprogramm übernommen werden.

Bei Bedarf kann man sich nach dem Platzieren alle oder ausgewählte Verbindungen als Gummibänder bzw. Luftlinien anzeigen lassen (Abbildung 11) und kritische Verbindungen zunächst auch von Hand verlegen. Dass das Programm eine umfangreiche Ebenenverwaltung mit sehr guter Farbunterscheidung hat, sei hier nur am Rande erwähnt. Auch verfügt das Programm über eine Importfunktion für Grafi-

ken in zahlreichen Formaten, sodass der Import von Logos usw. kein Problem ist.

Das Verlegen der Verbindungen wird wieder durch so genannte Fangkästchen und halbautomatisches Ziehen der Leiterbahn unterstützt (Abbildung 12).

Das Auto-Routing erfolgt ebenfalls nach professionellen Regeln. Für den Contour-Auto-Router sind zunächst die Konventionen festzulegen, bevor dieser seine Arbeit beginnen kann (Abbildung 13).

Er arbeitet komplett vektororientiert, also völlig rasterlos und nach neuartigen heuristischen Methoden.

Der Nutzer kann definieren, wie und auf welchen Ebenen sich der Router bewegen darf (Abbildung 14).

Das Routing ist sogar mit blinden und vergrabenen Kontakten möglich (Abbildung 15).

Schon im Schaltplan kann man übrigens festlegen, welche Konventionen der Router einhalten muss, etwa bestimmte Leiterbreiten.

Wohl einzigartig ist auch der Masseflächengenerator, der quasi auf Knopfdruck

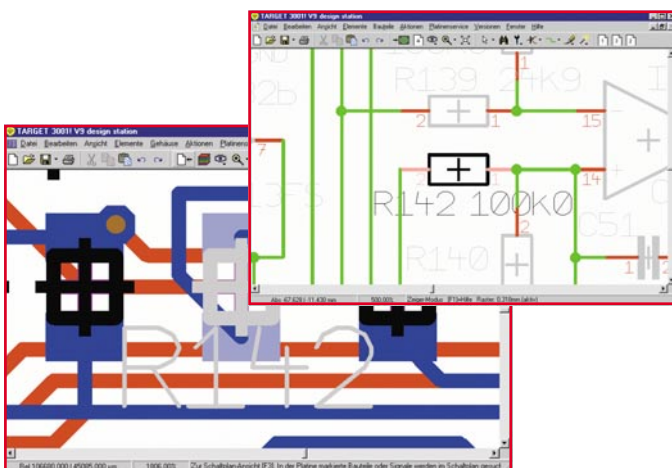


Bild 7: Noch ein Beispiel für Forward-/Backward-Annotation: Das bearbeitete Bauteil erscheint sofort gezoomt.

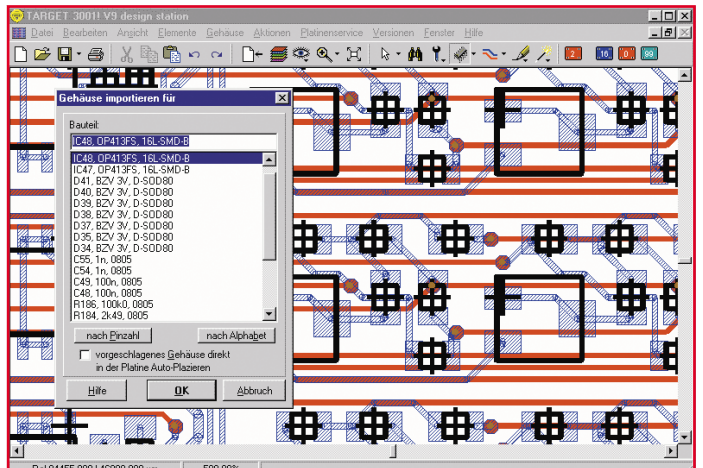


Bild 8: Das Programm schlägt anhand der Stückliste Gehäuseformen vor.

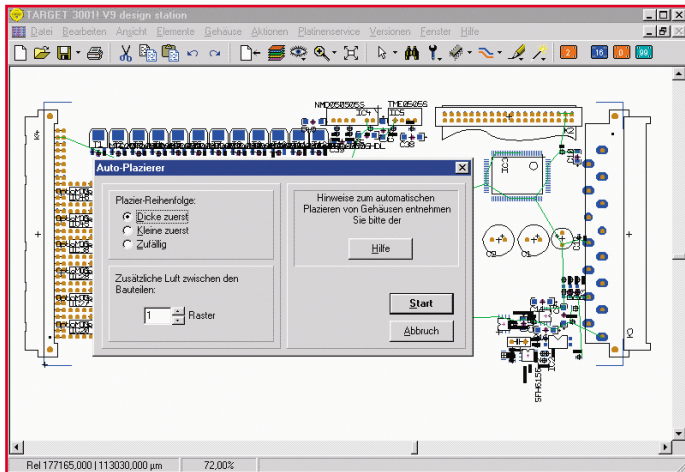


Bild 9: Die Platzierung der Bauteile in Aktion.

die gesamte Massefläche der Platine erzeugt. Auch hier sind jederzeit nachträgliche Änderungen möglich, etwa von Löttaugenformen, ohne nochmals die Gehäusebibliothek bemühen zu müssen. Der automatisch arbeitende Masseflächen-generator zieht die Konturen, auch beim nachträglichen Verändern eines Leiterzuges, sofort nach (Abbildung 16).

EMV-Analyse

Den Abschluss einer Leiterplattenentwicklung bildet die EMV-Analyse, bei der das Layout nach den verschiedensten Kriterien sowohl auf internes Übersprechen als auch auf mögliche Beeinflussung von außen untersucht wird. Diese Analyse findet viele Schwachstellen des Layouts. Der Nutzer muss dazu alle Signale, die automatisch in einem Browser angezeigt werden, klassifizieren, ob das Signal entweder ein Störer oder selbst leicht störbar ist. Jedes Signal wird auf seine galvanische, kapazitive und induktive Kopplung und seine Abstrahlung hin untersucht.

Die Abstrahlung wird grafisch mit ihrem Spektrum angezeigt. Mit eingeblendet

sind dabei immer die gesetzlichen Grenzwerte für die elektrische und magnetische Feldstärke. Ein exakter Zusammenhang zwischen den Ergebnissen der Analyse und einer späteren „echten“ EMV-Prüfung lässt sich dabei natürlich nicht herstellen. Vielmehr geht es hier darum, dem Entwickler einen groben Überblick zu verschaffen. So lassen sich grundlegende Designmängel vor der Erstellung des ersten Prototypen erkennen und beseitigen. Abbildung 17 zeigt beispielhaft den Ablauf solch einer EMV-Analyse.

Datenausgabe

Natürlich ist auch die Ausgabe von Platinen- und Bohrdaten professionell gelöst. Zahlreiche Leiterplattenhersteller nehmen zwar schon direkt TARGET-Files an, eine Liste findet man im Programm, trotzdem erzeugt TARGET auch normgerechte Dateien, etwa für Gerber-Format, Excellon, Sieb & Meyer, Postscript, DXF (CAD-übernahme) usw.

Damit haben wir TARGET 3001! mit seinen wesentlichen Funktionen bereits

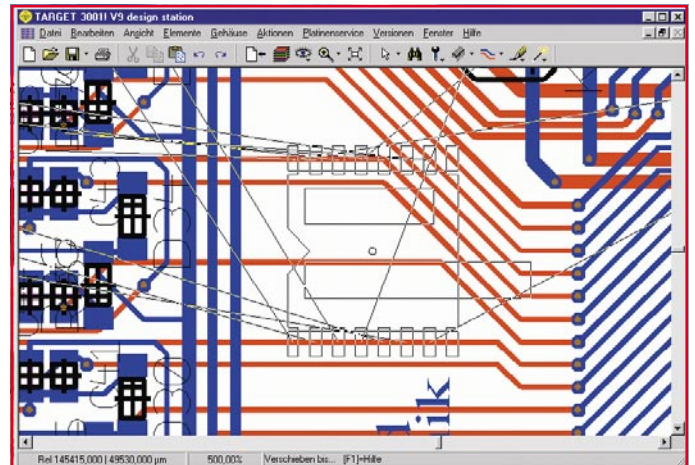


Bild 10: Beim Verschieben eines Bauteils „gehen“ alle Verbindungen mit.

kennen gelernt, wobei hier nicht einmal der Platz bleibt, alle in Tabelle 1 aufgeführten Funktionen ausführlich zu besprechen.

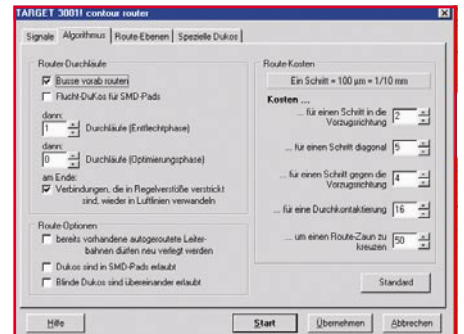


Bild 13: Hier legt man die Konventionen für den Autorouter fest

Bleibt als Fazit, dass es diesem Entwicklungssystem eigentlich an nichts fehlt, was auch die lange Industrie-Referenzliste von ABB bis Würth beweist, die der Hersteller mit Recht stolz präsentiert.

Das Beste daran ist, dass dieses Profi-Know-how jetzt auch für den Amateur und den kleinen Betrieb bezahlbar ist und auch

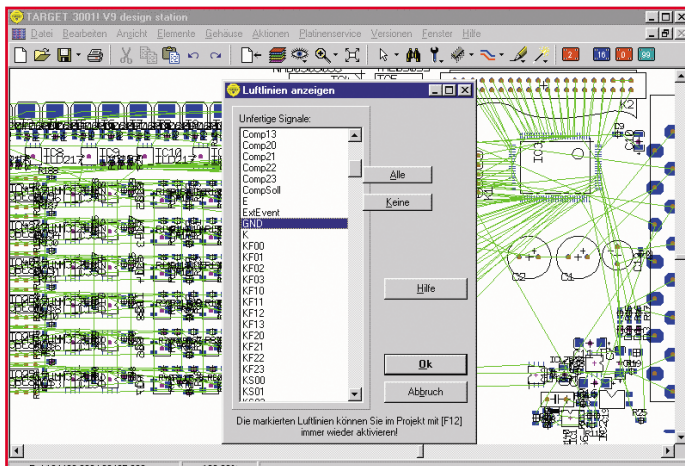


Bild 11: Nach dem Platzieren: Luftlinien zeigen alle bzw. ausgewählte Verbindungen an.

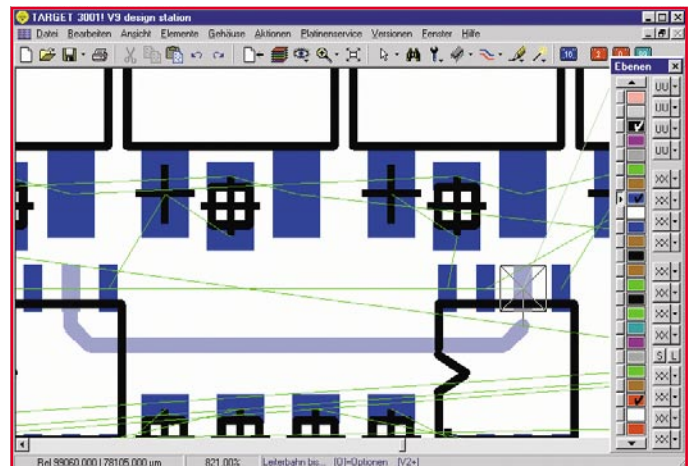


Bild 12: „Magnetische“ Fangkästchen unterstützen das halbautomatische Ziehen der Leiterbahnen. Rechts die übersichtliche Ebenenpalette.

Tabelle 1: Die Leistungsmerkmale und Features von TARGET 3001! V9

Allgemeine Leistungsdaten:

32-Bit-Windows-Power · Programm und Handbuch komplett in deutscher Sprache · Direkte Umschaltung zwischen Schaltplan und Platine, auch parallele Anzeige möglich · Echtzeit-Datenintegration (forward/backward-annotation) ohne lästige Netzlistenkommunikation · Echtzeit-Masseflächenberechnung · Echtzeit-Luftlinien-Optimierung · Autoplacer · Kontur-Auto-Router (shape based, rasterlos) · Drag & Drop-Bibliotheksbrowser/Bauteileplatzierung · Zwischenablage als Dokumentationschnittstelle auch zu anderen Anwendungen · Intuitive Windows-Oberfläche · Kostenloser Viewer im Lieferumfang (zum Weitergeben z. B. an Kunden) · Undo/Redo mit bis zu 50 Schritten · Schnittstellen: Gerber In/Out; XGerber, Excellon, S&M, DXF, Postscript, Bitmap In (z. B. für Logos etc.), ASCII In/Out („offene Datenschnittstelle“) · Isolationsfräsen direkt aus dem Programm heraus möglich, z. B. für Prototypen · Höchste Genauigkeit durch Vektorgrafik: Auflösung 1 nm (=1/25.400.00 Zoll) · 1:1-Koordinaten: 1 cm am Bildschirm entspricht echten 1 cm auf der Platine (bei 100% Größendarstellung) · Flip-Chips und Ball-Grid-Arrays (BGAs) möglich · Drehen um beliebige Winkel, dadurch ChipOnBoard-Technologie möglich · Frei verschiebbare Werkzeuge · Zahlreiche Leiterplattenhersteller können TARGET 3001-Files direkt verarbeiten.

Schaltplanteil:

Max. Schaltplanfläche 1 m x 1 m, 100 Schaltplanseiten · Bauteile im aktuellen Projekt direkt editierbar, z. B. Pad anschneiden, Gehäuseform ändern usw. · Ständige „forward-annotation zur Platine“ · Über 5000 logische Bauteile nach DIN/IEEE und alter Norm · Automatische, fortlaufende Benennung · Eingefügte Symbole können nachträglich direkt verändert und angepasst werden (unabhängig von der Bibliothek) · Bibliotheksbrowser für einfache Bibliotheksverwaltung · Bei Bedarf individuelle Erstellung von Stück- und Netzlisten möglich · Stücklisten mit Artikelnummer, EK-Preis, Lieferant etc. und frei definierbaren Feldern · Elektrische Verbindungsüberprüfung (electrical design check) · Schaltungssimulation mit PSpice.

Platinteil:

Ständige „back-annotation“ zum Schaltplan · Eingefügte, angeschlossene Gehäuse-Bauteile sind nachträglich direkt veränderbar · Stets aktualisierte Luftlinien-Anzeige als reale Hilfe beim Platzieren · Bis zu 100 Lagen (Kupfer, Lötstopp, Lötpaste, Gold etc.) · Beliebige geformte Lötunkte: rund, achteckig, oval etc. · Beliebige breite Leiterbahnen, runde Leiterbahnsegmente, Bezier-Kurven, Spiralen, Teardrops und frei definierbare Padstacks · Konfigurierbarer Auto-Placer · Interaktives und automatisches Entflechten · Rasterlose Shape based contour-Autorouter mit echten T-Verbindungen (copper sharing) und Einhaltung aller Design-Regeln · Ein-, zwei- und mehrlagiges Routen, Routen von SMDs, von beliebig gedrehten Bauteilen und Lötunkten · Automatisch umfließende Masseflächen, ohne Berechnungszeit · Konfigurierbarer Design-Rule-Check (DRC) · Platinenerstellung und Routen auch ohne Schaltplan möglich · Gerber-Files können importiert und weiterverarbeitet werden (auch aus Fremdprogrammen, für Umsteiger) · Komplett Überprüfung der fertigen Platine nach EMV-Kriterien mit Wissensdatenbank zur EMV-Problematik.

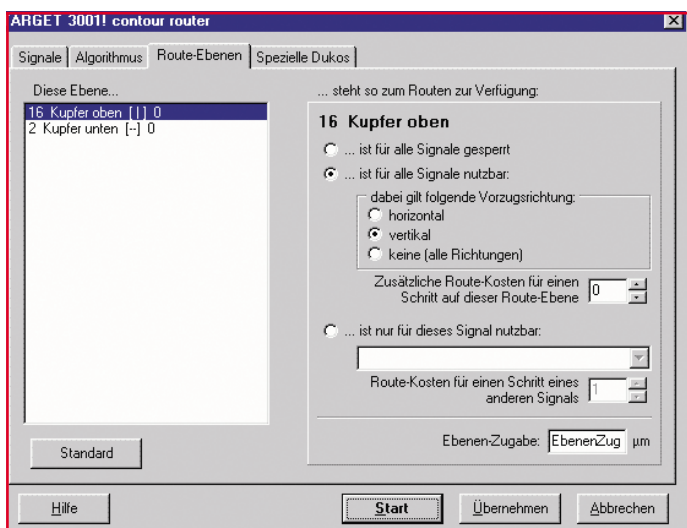


Bild 14: Genaue Kontrolle: Hier definiert man, wo der Router arbeiten darf.

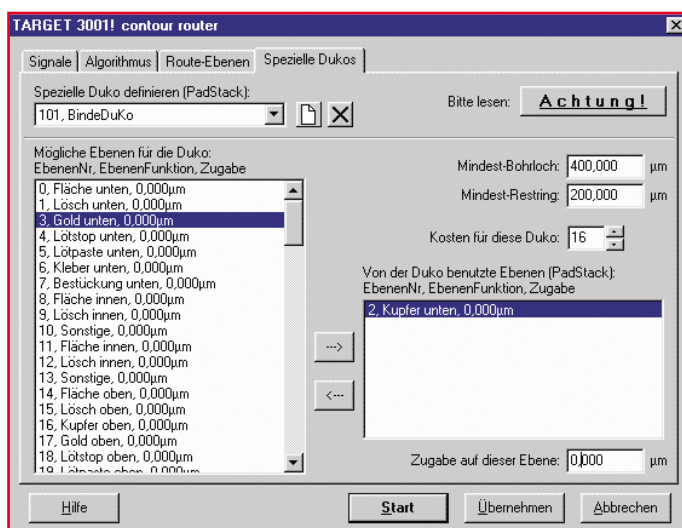


Bild 15: Der Router „kann“ z. B. auch vergrabene Kontakte, Durchkontaktierungen usw.

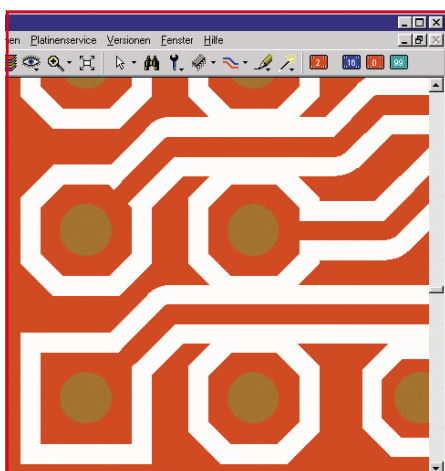


Bild 16: Der Masseflächengenerator in Aktion: Er passt die Massefläche sofort an, wenn z. B. eine Lötäugenform nachträglich verändert wird.

dieser Personenkreis absolut professionell arbeiten kann. Insbesondere Features wie die halbautomatische, interaktive Arbeit,

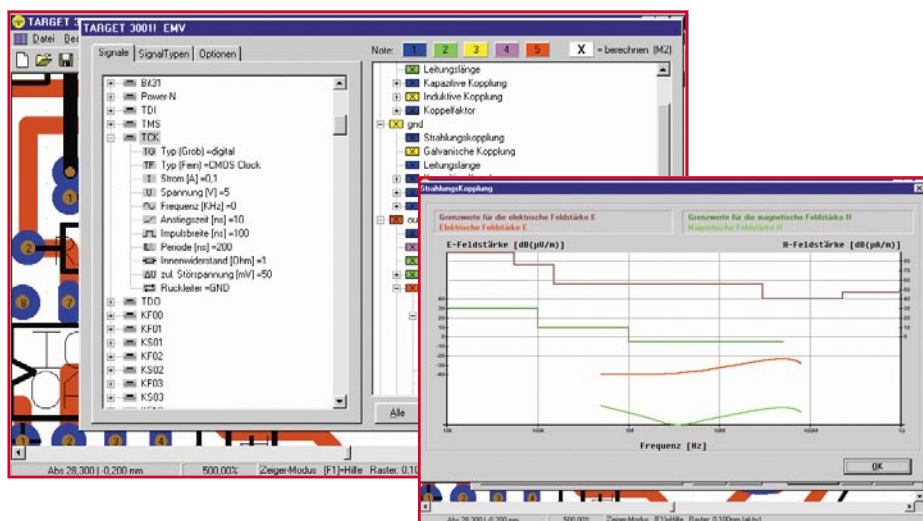


Bild 17: Krönender Abschluss: Die EMV-Testfunktion orientiert sich direkt an den gesetzlichen Grenzwerten.

die EMV-Analyse und die professionellen Ausgabemöglichkeiten machen den Entwurf leicht, verringern die Gefahr von Über-

raschungen bei der obligaten EMV-Prüfung und schützen vor teuren Fehlfertigungen von Platinen.

ELV