

DC-Einschaltstrombegrenzung

Schon beim Laden mittlerer Kondensatoren im Bereich von einigen 1000 μF fließen im Einschaltmoment Gleichströme von 100 A und mehr. Um die speisende Quelle im Einschaltmoment vor diesen hohen Pulsströmen zu schützen, ein Auslösen vorgeschalteter Feinsicherungen zu verhindern und um hohe Pulsbelastungen von Kondensatoren fern zu halten, kommt die DC-Einschaltstrombegrenzung DEB 1 zum Einsatz.

Allgemeines

Einschaltstrombegrenzer, auch als Einschaltoptimierer bekannt, sind in der Wechselstromtechnik weit verbreitet (z. B. ELV-Einschaltoptimierung für Großverbraucher bis 3600 VA, ELV-Best.-Nr.: 51-259-31). In stark ausgelasteten oder schwach dimensionierten Hausverteilungen kann das Einschalten eines größeren Verbrauchers den Sicherungsautomaten zum Auslösen bringen. Oftmals könnte die Sicherung den niedrigeren Betriebsstrom des Verbrauchers noch problemlos „halten“, den hohen Einschaltstrom, den z. B. motorbetriebene Geräte wie Winkelschleifer, Rasenmäher etc. besitzen, verkraftet der Automat aber nicht mehr und löst aus. Um hier

Abhilfe zu schaffen, schaltet man in die Netzzuleitung des Großverbrauchers eine Einschaltoptimierung. Diese begrenzt im Einschaltmoment den Strom so weit, dass der Sicherungsautomat nicht auslöst; danach wird die Strombegrenzung automatisch überbrückt, so dass der Verbraucher im laufenden Betrieb nichts von der vorgeschalteten Strombegrenzung merkt.

Genauso wie es dieses Problem auf der 230-V-Wechselstromseite gibt, kommt es auch geräteintern zu solchen hohen Einschaltströmen. Bei elektronischen Geräten, die intern hauptsächlich mit Gleichspannung versorgt werden, sind hier meist Kondensatoren für hohe Einschaltströme verantwortlich. Im Einschaltmoment wirkt ein Kondensator im Prinzip wie ein Kurzschluss, dessen Kurzschlussstrom von der

Güte (ESR = äquivalenter Reihenwiderstand) des Kondensators, der Leistungsfähigkeit der speisenden Quellen und der Impedanz der Verbindungsleitungen abhängt. So fließen bereits bei kleinen Kapazitäten im 1000- μF -Bereich Einschaltströ-

Technische Daten: DEB 1

Eingangsspannung:	8–40 V _{DC}
Max. Laststrom:	5 A
Anstiegszeit:	10 ms bis 50 ms, typ. 13 ms @ 24 V
On-Widerstand:	max. 50 m Ω , typ. 20 m Ω @ 24 V
Verlustleistung:	max. 1 W @ 5 A, typ. 500 mW @ 24 V, 5 A
Anschlüsse:	Lötstifte
Abmessungen:	48 x 26 x 13 mm

me im 100-A-Bereich – wohl nur für den Bruchteil einer Sekunde, aber teilweise schon lang genug, um u. U. entsprechende Feinsicherungen zum Auslösen zu bringen. Potenzielle Geräte mit solchen hohen geräteinternen DC-Einschaltströmen sind große, längseregelte Netzgeräte, Audio-Endstufen mit hoher Leistung usw. – im Prinzip jedes Gerät mit großen internen Kapazitäten.

Ein hoher Einschaltstrom hat prinzipiell für den Bediener primär erst mal keine negativen Auswirkungen. Der Geräteentwickler hat aber mit diesem Phänomen zu kämpfen: Zum einen muss er verhindern, dass eine vorgeschaltete Feinsicherung im Einschaltmoment auslöst, und zum anderen wirken sich hohe Pulsströme negativ auf die Lebensdauer von Kondensatoren aus. Das Auslösen der Feinsicherung lässt sich natürlich dadurch verhindern, indem einfach der Sicherungswert erhöht wird, dann ist aber die Schutzfunktion der Feinsicherung für den laufenden Betrieb nicht mehr gegeben. Somit ist in vielen Schaltungen eine Einschaltstrombegrenzung für einen DC-Zweig die einzige Möglichkeit, beide Vorgaben zu erfüllen.

Funktionsprinzip

Im Prinzip beruht die Funktion einer DC-Einschaltstrombegrenzung darauf, dass ein im Stromweg liegender Widerstand den Strom im Einschaltmoment begrenzt und dieser Widerstand anschließend im stationären Betrieb durch einen Kurzschluss ersetzt wird. Für den Gleichspannungsbereich bietet sich hierzu die Verwendung eines FET (Feld-Effekt-Transistor) förmlich an. Vereinfacht lässt sich ein FET als steuerbarer Widerstand darstellen, der seinen Widerstandswert stufenlos zwischen einigen Giga- bzw. Megaohm im hochohmigen Zustand und einigen Milliohm im niederohmigen Zustand ändern kann. Die „Kunst“ besteht nur noch darin, den FET entsprechend anzusteuern, damit sein Drain-Source-Widerstand dem geforderten Verlauf folgt: Direkt nach dem Anlegen der Spannung muss der FET seinen Widerstandswert langsam verkleinern, bis er nach einigen Millisekunden zu einem Quasi-Kurzschluss geworden ist. Der anfänglich hohe Widerstand begrenzt den Stromfluss dann wie ein normaler ohmscher Vorwiderstand.

Wie eine solche Einschaltstrombegrenzung wirkt, zeigen die Abbildungen 1 und 2. Hier sind typische Spannungs- und Stromverläufe im praktischen Einsatz zu sehen. Im Bild 1 ist unten die verzögerte und nur langsam ansteigende Ausgangsspannung zu sehen, oben im Vergleich dazu die schnell ansteigende Eingangsspannung an der DC-Einschaltstrombegrenzung. Die

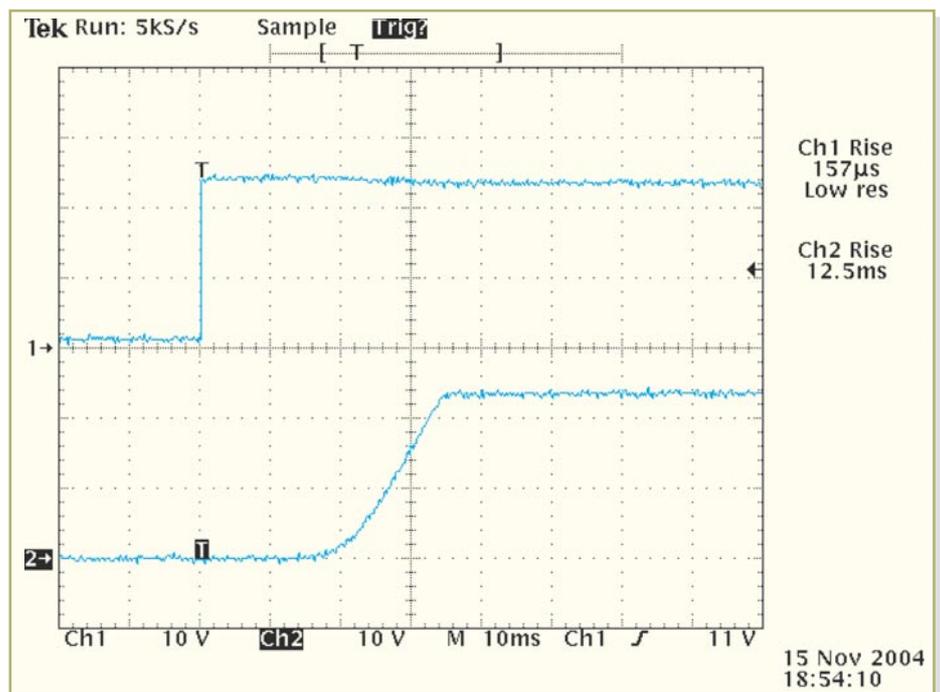


Bild 1: Typischer Verlauf einer Ein- und Ausgangsspannung, oben ohne Einschaltstrombegrenzung, unten mit Einschaltstrombegrenzung

Anstiegszeit der Ausgangsspannung ist beim DEB 1 in gewissem Maß von der angelegten Eingangsspannung und der verwendeten Last abhängig. Das Oszillogramm zeigt den Spannungsverlauf bei 24 V Eingangsspannung und einem ohmschen Laststrom von 2,5 A. Hier ergibt sich eine Anstiegszeit von 12,5 ms. Auf den ersten Blick scheint die Verzögerung nicht besonders groß zu sein, doch für die meisten Anwendungen ist dies mehr als ausreichend.

Wie sich eine solche Verzögerung auf

die Stromaufnahme bei einer stark kapazitiven Last auswirkt, zeigt Abbildung 2. Hier ist oben der Stromverlauf ohne eine Einschaltstrombegrenzung zu sehen; der untere Graph zeigt die Stromaufnahme bei derselben Last, nur mit vorgeschalteter DC-Einschaltstrombegrenzung. Die Skalierung in der vertikalen Achse ist dabei 50 A/DIV. Hier ist sehr gut die Wirkung in der Praxis zu erkennen: Der Stromstoß im Einschaltmoment ist von ca. 125 A ohne Begrenzung auf ca. 40 A mit eingebauter DEB 1 zurückgegangen.

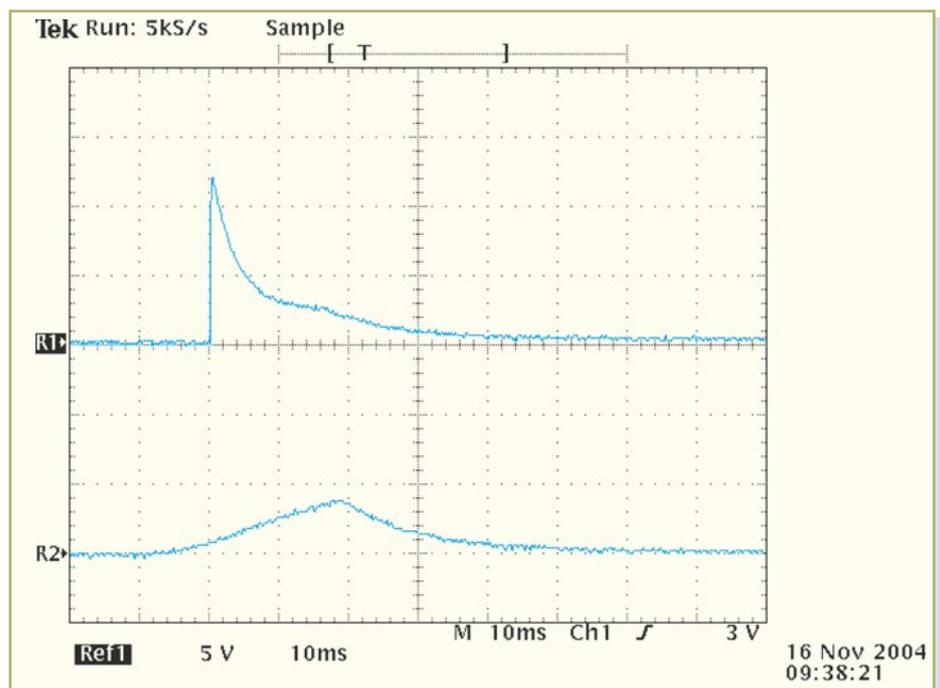


Bild 2: Typische Verläufe der Stromaufnahme bei einer großen kapazitiven Last, oben ohne Einschaltstrombegrenzung, unten mit Einschaltstrombegrenzung

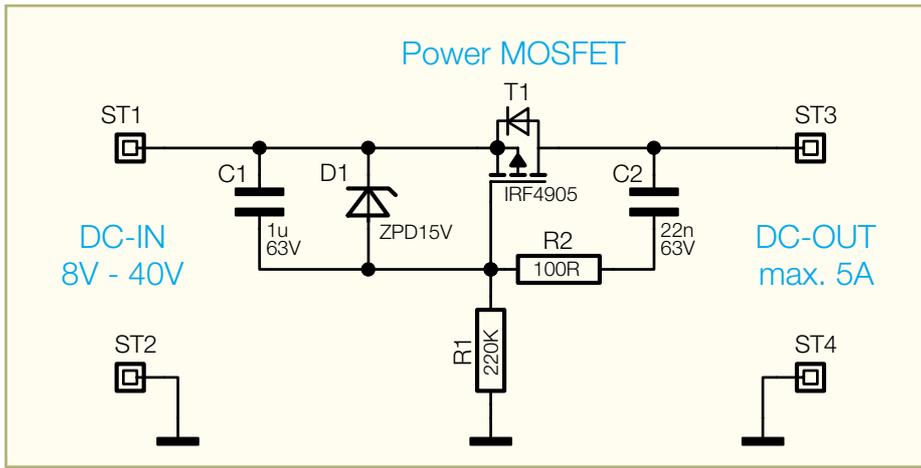


Bild 3: Schaltbild der DC-Einschaltstrombegrenzung

Schaltung

Das Besondere an dieser kleinen Schaltung ist die sehr geringe Anzahl an Bauteilen. Abbildung 3 zeigt das Schaltbild. Wie schon erwähnt, übernimmt ein FET das langsame Ein- und Ausschalten der Gleichspannung. T 1 ist ein MOS-FET (Metall-oxid-FET) vom Typ IRF4905, ein so genannter HEXFET® vom Hersteller International Rectifier. Die Steuerkennlinie dieses (enhancement mode) P-Kanal-MOS-FET zeigt Abbildung 4. Typisch für einen solchen FET ist die Tatsache, dass er bei einer Gate-Source-Spannung von 0 V sperrt, d. h. hochohmig ist. Wird die Spannung nun negativ, d. h. die Gate-Spannung wird kleiner als die Source-Spannung, beginnt der FET ab der so genannten Pinch-off-Voltage (Schwellenspannung) zu leiten. Beim IRF4905 liegt dieser Wert laut Datenblatt zwischen 2,0 V und 4,0 V.

Um nun ein langsames Einschalten des MOS-FETs zu erreichen, darf die Gate-Source-Spannung nur sehr langsam negativer werden. Die einfachste Methode, eine sich langsam, aber stetig ändernde Span-

nung zu erzeugen, ist eine RC-Schaltung. In dieser Schaltung ist prinzipiell die RC-Kombination aus C 1 und R 1 für das langsame Absinken der Gate-Spannung verantwortlich – der Einfluss der RC-Kombination aus R 2 und C 2 kann für die anfängliche Betrachtung vernachlässigt werden. Vereinfacht lässt sich der Verlauf der Gate-Spannung wie folgt herleiten:

Im Einschaltmoment ist der Kondensator C 1 ungeladen, d. h. die Spannung zwischen den Anschlüssen ist 0 V, der Kondensator ist prinzipiell ein Kurzschluss. In diesem Moment ist somit Gate-Spannung gleich Source-Spannung ($U_{GS} = 0\text{ V}$), der FET sperrt. Über den Kondensator C 1 und den Widerstand R 1 fließt nun ein Strom vom Source-Anschluss (DC-Eingang) zur Masse, der den Kondensator langsam auflädt. Das Laden des Kondensators bewirkt nun eine langsam ansteigende Kondensatorspannung, die im gleichen Maße ein Absinken der Gate-Spannung zur Folge hat. Wenn nun die Kondensatorspannung den Pinch-off-Wert des FETs erreicht hat, beginnt der FET zu leiten, d. h. er verringert seinen Drain-Source-Widerstand von einigen Megaohm in den Ohm-

Bereich – die Ausgangsspannung steigt dabei langsam an.

Mit langsam immer weiter sinkender Gate-Source-Spannung verkleinert sich der Drain-Source-Widerstand, die Ausgangsspannung steigt weiter langsam an.

Ab ca. -10 V U_{GS} geht der FET in die Sättigung, d. h. der Drain-Source-Widerstand ist auf seinen Minimalwert von ca. $10\text{ m}\Omega$ gesunken. Der Ladevorgang des Kondensators wird dadurch allerdings nicht beeinflusst, so dass die Gate-Source-Spannung weiter ansteigt. Zum Schutz des FETs vor Gate-Source-Spannungen kleiner -20 V begrenzt die parallel zum Kondensator liegende Z-Diode die Spannungsdifferenz auf ca. 15 V .

In Abbildung 5 sind diese Spannungsverläufe nochmals dargestellt. Dieses Ergebnis einer Spice-Simulation zeigt die oben beschriebenen Abläufe nochmals genau: Die blau dargestellte Eingangsspannung (Source-Spannung) steigt sprunghaft an. Damit verbunden springt auch die Gate-Spannung (violett) auf gleiches Potenzial, entsprechend ist die Differenz Gate-Source (rot) im ersten Augenblick 0 V . Damit sperrt der FET, und die Ausgangsspannung (Drain-Spannung) – hier grün dargestellt – ist noch 0 . Das dann beginnende Laden des Kondensators sorgt für eine fallende Gate-Source-Spannung und entsprechend für ein fallendes Gate-Potenzial. In dieser Simulation beginnt der FET bei einer Gate-Spannung von ca. $-3,8\text{ V}$ zu leiten – zu erkennen an der steigenden Ausgangsspannung (grün). Ab einer Spannung von ca. -4 V ist der FET dann bereits für den hier simulierten Lastfall quasi durchgesteuert. Im Verlauf der Gate- bzw. Gate-Source-Spannung ist das Plateau gut zu erkennen, das das Durchsteuern des FETs verlangsamt. Hierfür sind FET-interne Kapazitäten und die zweite RC-Kombination aus R 2 und C 2 verantwortlich.

Der Einfluss der RC-Kombination aus R 2 und C 2 ist etwas schwieriger zu erkennen. Im Einschaltmoment lädt sich C 2 im Vergleich zu C 1 quasi sofort auf den Betriebsspannungswert (z. B. 24 V) auf. Während C 1 langsam Ladung aufnimmt und die Kondensatorspannung steigt, entlädt sich der Kondensator C 2 entsprechend – er arbeitet also dem Absinken des Gate-Potenzials entgegen – zunächst aber nur wenig. Beginnt nun der FET zu leiten, steigt die Ausgangsspannung und damit auch das Potenzial an einem Kondensatoranschluss von C 2 an. Dieses bewirkt dann, dass sich der Kondensator schneller entlädt und mit dem dann fließenden erhöhten Entladestrom versucht, das Potenzial am Gate zu „stützen“. Damit verlangsamt sich der Abfall der Gate-Spannung. Das heißt, prinzipiell verzögert die Kombination R 2, C 2 den

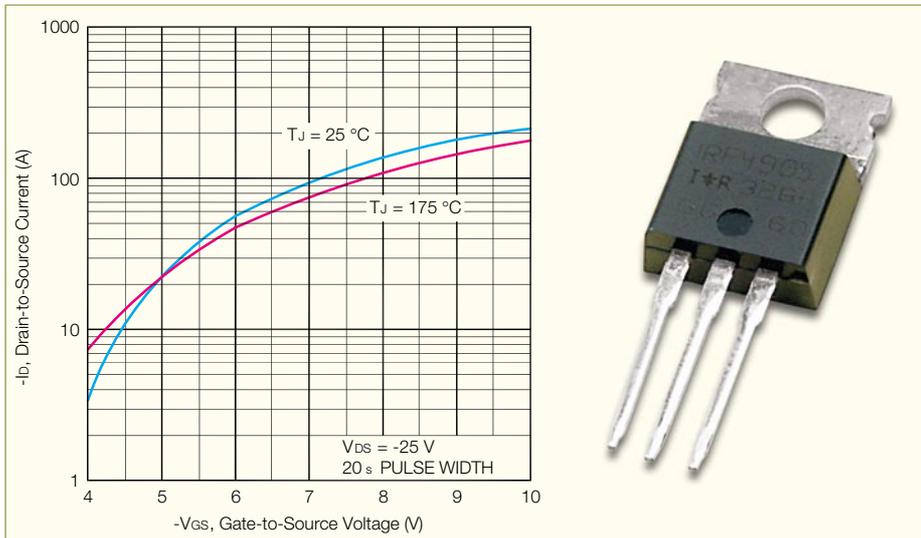


Bild 4: Steuerkennlinie IRF4905

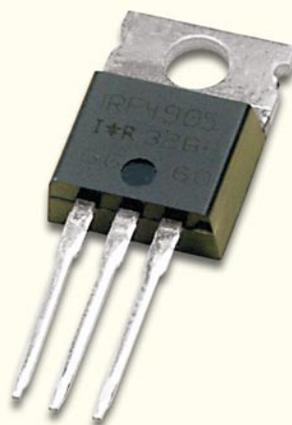




Bild 5: Simulation verschiedener Spannungsverläufe zum DEB 1

Vorgang des Durchsteuerns des FETs nochmals. Damit ist diese kleine Schaltung der DC-Einschaltstrombegrenzung ausführlich beschrieben, und es folgen nun die Anmerkungen und Hinweise zum Nachbau.

Nachbau

Die gesamte Schaltung findet auf der 48 x 26 mm messenden Platine Platz. Alle Bauteile sind dabei in bedrahteter Bauform ausgelegt, was den Nachbau besonders einfach macht. Die Bestückung erfolgt in gewohnter Weise anhand des Bestückungsplans und der Stückliste.

Die Bestückungsarbeiten beschränken sich auf den Einbau der wenigen Bauteile. Zunächst sind die beiden Kondensatoren, die Widerstände und die Diode zu bestü-

cken. Zum Einbau des FETs muss dieser zunächst mechanisch befestigt werden. Dazu sind die Anschlussbeine im Abstand von ca. 2,5 mm um 90° nach hinten abzuwickeln. Nach dem Einsetzen des FETs erfolgt die mechanische Befestigung mit der von der Lötseite einzusetzenden M3x8-mm-Schraube und einer Mutter mit unterlegter Fächerscheibe. Erst dann sind die Anschlussbeine des FETs zu verlöten. Im letzten Schritt werden die 4 Lötstifte montiert und sorgfältig angelötet. Damit sind die Bestückungsarbeiten abgeschlossen.

Inbetriebnahme und Anschluss

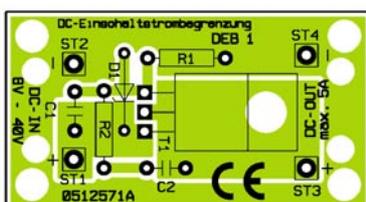
Auf eine separate Inbetriebnahme kann aufgrund der Einfachheit der Schaltung verzichtet werden. Die Funktion lässt sich am einfachsten direkt im praktischen Einsatz testen. Zum Anschluss der DC-Einschaltstrombegrenzung sind folgende Hinweise zu beachten:

Die korrekte Polung muss unbedingt sichergestellt werden. Ein Verpolen führt zu einer zur Zerstörung der Einschaltstrombegrenzung und kann zum anderen auch Beschädigungen der angeschlossenen Schaltungen nach sich ziehen, die ggf. zu sicherheitsrelevanten Gefährdungen führen können.

Der Anschluss der zu- und abgehenden Leitungen des Ein- und Ausgangs erfolgt über die Lötstifte. Vor dem sorgfältigen Anlöten müssen die Leitungen zunächst durch die unmittelbar vor dem Lötstift gelegene Bohrung gefädelt werden. Dies dient der Zugentlastung und hält mechanische Beanspruchungen von der Lötstelle fern.

Sind die elektrischen Verbindungen korrekt ausgeführt, muss die Platine noch mechanisch befestigt werden. Dazu besitzt diese vier 3,2-mm-Bohrungen in den Ecken.

Die Überprüfung der Funktion der Schaltung erfolgt dann sehr einfach mit Hilfe eines digitalen 2-Kanal-Oszilloskops. Mit Kanal 1, auf den auch getriggert wird, ist der Eingang zu überwachen, während Kanal 2 den Ausgang aufzeichnet. Im Single-Shot-Triggermode kann dann die Funktion verifiziert werden. Je nach Betriebsspannung und Last, stellt sich ein Spannungsverlauf wie in Abbildung 1 oder wie in der Simulation Abbildung 5 ein. Damit steht dem Einsatz dieser kleinen innovativen Schaltung nichts mehr im Wege. **ELV**



Ansicht der fertig bestückten Platine der DC-Einschaltstrombegrenzung mit zugehörigem Bestückungsplan

Stückliste: DC-Einschaltstrombegrenzung DEB 1

Widerstände:

100 Ω	R2
220 kΩ	R1

Kondensatoren:

22 nF/63 V/MKT	C2
1 µF/63 V/MKT	C1

Halbleiter:

IRF4905	T1
ZPD15 V/0,4 W	D1

Sonstiges:

Lötstift mit Lötöse	ST1–ST4
1 Zylinderkopfschraube, M3 x 8 mm	
1 Mutter, M3	
1 Fächerscheibe, M3	